

Budapesti Műszaki és Gazdaságtudományi Egyetem Villamosmérnöki és Informatikai Kar Irányítástechnika és Informatika Tanszék

Front-end áramkör fejlesztése a HPTD detektorhoz

Melegh Hunor Gergely M.Sc. Villamosmérnöki szak

Konzulensek:

Hamar Gergő Fiatal kutató MTA Wigner Fizikai Kutatóközpont Részecske és Magfizikai Intézet

Pilászy György Tudományos munkatárs Budapesti Műszaki és Gazdaságtudományi Egyetem Irányítástechnika és Informatika Tanszék

> Budapest, 2013. május 15.



DIPLOMATERV FELADAT

Melegh Hunor Gergely

MSc villamosmérnök hallgató részére

Front-end áramkör fejlesztése a HPTD detektorhoz

Az MTA Wigner Fizikai Kutatóközpont Detektorfizikai Csoportja részt vesz a CERN ALICE kísérlet továbbfejlesztésében, a VHMPID és HPTD detektorok tervezési és építési munkálataiban. A hallgató feladata a fenti detektorrendszer front-end áramkörének fejlesztéséhez kapcsolódik. A cél egy olyan prototípus eszköz részegységeinek kifejlesztése, mely alkalmas az adatgyűjtés alapvető funkcióinak megvalósítására és ezzel lehetővé teszi a detektor integrációját a kísérletbe.

Feladatok:

- 1. Röviden mutassa be a HPTD detektor felépítését, működését illetve a kísérletsorozat célkitűzéseit.
- 2. Készítse el a detektorhoz illeszkedő adatgyűjtő modul rendszertervét.
- 3. A rendszerterv alapján dolgozza ki az egyes részegységeket.
- 4. Készítse el a prototípus műszaki dokumentációját.
- 5. Ellenőrizze a prototípus működését, dokumentálja az eredményeket.

Tanszéki konzulens:Pilászy GyörgyPilászy GyörgyKülső konzulens:Hamar Gergő

Budapest, 2012. február 16.

BUDAPESTI MUSZAKI ES BUDAFEST MUSICAN ES 1DASAGTUDOMÁNYI EGYET 1DASAGTUDOMÁNYI EGYET irányítástecnhika és Informatika Tanszél Dr. Szírmay-Kalos László egyetemi tanár, tanszékvezető

Budapesti Műszaki és Gazdaságtudományi Egyetem Villamosmérnöki és Informatikai kar Irányítástechnika és Informatika Tanszék

Nyilatkozat

Alulírott Melegh Hunor Gergely szigorló hallgató kijelentem, hogy ezt a diplomatervet meg nem engedett segítség nélkül, saját magam készítettem, csak a megadott forrásokat (szakirodalom, eszközök, stb.) használtam fel. Minden olyan részt, melyet szó szerint, vagy azonos értelemben, de átfogalmazva más forrásból átvettem, egyértelműen, a forrás megadásával megjelöltem.

Hozzájárulok, hogy a jelen munkám alapadatait (szerző(k), cím, angol és magyar nyelvű tartalmi kivonat, készítés éve, konzulens(ek) neve) a BME-VIK nyilvánosan hozzáférhető elektronikus formában, a munka teljes szövegét pedig az egyetem belső hálózatán keresztül (vagy autentikált felhasználók számára) közzétegye. Kijelentem, hogy a benyújtott munka és annak elektronikus verziója megegyezik. A teljes szöveg közzététele dékáni engedéllyel titkosított diplomatervekre nem vonatkozik.

Melegh Hunor Gergely 2013. május 15.

Kivonat

A CERN (<u>Conseil Européen pour la Recherche Nucléaire</u>) jelenleg a világ legnagyobb részecskefizikai kutatóközpontja. A svájci székhelyű intézet által üzemeltetett komplex gyorsítórendszer segítségével lehetőség nyílik olyan fizikai jelenségek megfigyelésére, melyek kísérleti alátámasztásán keresztül bővíthetjük a világról eddig alkotott elképzeléseink.

A 27 km hosszú LHC (<u>Large Hadron Collider</u>) mentén helyet kapó ALICE (<u>A</u> <u>Large Ion Collider Experiment</u>) kísérlet fő célja az ún. kvark-gluon plazma kísérleti megfigyelése. A részecskék lokalizált ütköztetésén keresztül nyert információt komplex detektorrendszerek mérik. Az ALICE kísérleten belül elhelyezett aldetektorok által mért különböző paraméterek ismeretében az ütközés után lezajló jelenségek rekonstruálhatóak.

A kitűzött célok elérése érdekében szükségessé vált egy olyan detektor kísérletbe történő integrálása, mely képes az $5 \,\text{GeV/c} < p_t < 25 \,\text{GeV/c}$ transzverzális impulzussal rendelkező részecskék azonosítására. E célt szolgáltatott megvalósítani a VHMPID (<u>Very High Momentum Particle Identification Detector</u>) valamint az azt kiegészítő HPTD (<u>High Pt Trigger Detector</u>) detektorok, melyek fejlesztésében a Wigner Fizikai Kutatóközpont is részt vesz.

Diplomamunkám során egy olyan áramkör tervezésén és fejlesztésén dolgoztam, mely alkalmas a HPTD detektor ALICE kísérletbe történő beillesztésére.

Dolgozatom első felében röviden ismertetem az ALICE kísérlet célkitűzéseit, valamint a VHMPID és HPTD detektorok szerepkörét. Kitérek a diplomamunka szempontjából releváns trigger és adatgyűjtő rendszerek felépítésének ismertetése is.

A szakdolgozat második felében a tervezés egyes fázisait fejezetekbe tagolva mutatom be. A front-end elektronika kísérlethez illeszkedő rendszertervének felállítását követően rátérek az egyes funkciókat megvalósító részáramkörök ismertetésére, majd részletesen bemutatom az egyes részegységek feladatait.

Végül a prototípus áramkör gyártásához szükséges műszaki dokumentációt mellékelem.

Abstract

In 1954 – as a formal result of an agreement within twelve nations in Europe – CERN was established. The principle aim was to create an efficient collaboration between the member institutes working on the field of particle physics and support their research work with a complex accelerator system.

The LHC (Large Hadron Collider) maintained by CERN with its 27 km perimeter is the largest particle accelerator in the world. As one of the main experiments at CERN, the ALICE (<u>A</u> Large Ion Collider Experiment) – among the others – is supplied by the LHC. The ALICE is mainly devoted to investigate the quarkgluon plasma based on the outcome of ion collisions. The results of interactions are measured by complex detector systems and recorded by powerful computers.

In highlight of recent results, a new extension of ALICE become desired in order to identify particles in the 5 – 25 GeV/c transverse momentum range. The VHMPID (Very High Momentum Particle Identification Detector) and HPTD (High Pt Trigger Detector) detectors are designed to fulfill this requirement.

The object of my Thesis is the design and development work of a front-end electronics, which is capable of integrating the HPTD detector into the ALICE experiment.

In the first part of my study, I briefly present the goals of ALICE and introduce the VHMPID and HPTD detectors. The relevant parts of the high-level data acquisition and trigger systems are also discussed.

The second part of my report contains the detailed description of the design work. The different levels of implementation (system level, block level, etc.) are organized into separated sections.

Finally, I enclose technical details regarding the manufacturing of prototype circuit including the schematics, PCB drawings and list of materials.

Tartalomjegyzék

Ki	Kivonat										
Ał	Abstract 4										
1.	1. Bevezetés										
	1.1.	CERN European Organization for Nuclear Research	7								
	1.2.	ALICE kísérlet bemutatása	9								
		1.2.1. Részecskefizikai detektorok csoportosítása	10								
		1.2.2. TPC detektor	10								
		1.2.3. VHMPID detektorrendszer bemutatása	11								
		1.2.4. HPTD detektor felépítése és működése	11								
2.	2. ALICE trigger és adatgyűjtő rendszere										
	2.1.	Trigger rendszer bemutatása	14								
		2.1.1. Trigger rendszer hierarchikus felépítése	14								
	2.2.	Adatgyűjtő rendszer bemutatása	16								
3.	8. Rendszerterv										
	3.1.	Front-end áramkör rendszerterve	18								
	3.2.	Kapcsolat a SIU és TTCrq áramkörökkel	20								
		3.2.1. Kapcsolat az adatgyűjtő rendszer felé	21								
		3.2.2. Kapcsolat a trigger rendszerhez	22								
4.	Rés	zegységek kidolgozása	25								
	4.1.	Tápáramkör kialakítása	25								
		4.1.1. Bemeneti védelem	25								
		4.1.2. Kapcsolóüzemű stabilizátorok	26								
		4.1.3. Lineáris szabályozók	28								
		4.1.4. Az egyes részáramkörök fogyasztási adatai	28								

	4.2.	Labor trigger rendszer megvalósítása							
	4.3.	Galvar	nikus leválasztás szerepe	30					
	4.4.	FPGA	bemutatása	32					
		4.4.1.	Sugárzás tűrésének mérőszámai	33					
		4.4.2.	Egyes kísérletekre vonatkozó sugárterhelés	34					
		4.4.3.	FPGA típusok osztályozása	34					
		4.4.4.	A kiválasztott FPGA típus ismertetése	36					
	4.5.	Nyomt	atott huzalozású lemezek tervezése	39					
		4.5.1.	Hullámimpedancia fogalmának bevezetése	39					
		4.5.2.	Az áramkör rétegrendje	40					
		4.5.3.	Alkalmazott hullámimpedanciás lezárások	41					
		4.5.4.	A párhuzamos buszok kiegyenlítése	44					
	4.6.	Az FE	E térbeli elrendezése	46					
		4.6.1.	Geometriai megkötések	46					
5.	Össz	zefogla	lás és kitekintés	48					
K	öszön	etnyil	vánítás	49					
Irodalomjegyzék									
Ábrák jegyzéke									
Τá	Fáblázatok jegyzéke								
Fi	Függelék								

1. fejezet

Bevezetés

1.1. CERN European Organization for Nuclear Research

A CERN – eredeti nevén <u>Conseil Européen pour la Recherche Nucléaire¹</u> – jelenleg a világ legnagyobb részecskefizikai kutatóintézete. A francia–svájci határon, Genf közelében fekvő kutatóközpontot 1954-ben alapították azzal a céllal, hogy az Európában folyó részecskefizikai kutatásokat központosítsa. Az eredetileg 12 tagország által alapított együttműködés mára 20 hivatalos nemzet és számos társintézet összefogásává alakult. Magyarország 1992 óta teljes tagként vesz részt a CERN-ben folyó fejlesztési és kutatási munkában.

A CERN-ben jelenleg hat jelentős részecskegyorsító rendszer üzemel [1], melyek a különböző részecskefizikai kísérletek számára szolgáltatott proton vagy nehézion nyalábon túl, egymás megtáplálására is szolgálnak. A protonokat elektromos tér segítségével gyorsítják. A megfelelő mágneses tér kialakításával a nyaláb a kijelölt pályán tartható, valamint szükség esetén fókuszálható.

Azon kísérletek számára, melyek eredményeit proton-nyalábok ütköztetése révén szeretnénk megfigyelni, a protonokat kezdetben hidrogén atomok ionizációja révén állítják elő. A hidrogén ionok közvetlen a Linac2 lineáris gyorsítóban kerülnek, ahol első lépésként 50 MeV² energiára gyorsítódnak. Második lépésben egy segédgyorsítón keresztül növelik a nyaláb energiáját, majd a Proton Szinkrotron³ gyorsítóba kerülnek. A PS gyűrűjében a csomagok a fény sebességének 99,9%-ra gyorsítódnak

 $^{^1\}mathrm{A}$ kifejezés magyar fordítása Európai Nukleáris Kutatási Tanács.

 $^{^{2}\}mathrm{l}$ eV ekvivalens azzal az energiával, amit egy szabad elektron 1 V potenciálkülönbség hatására nyer.

 $^{^{3}\}mathrm{R\ddot{o}vid}$ jelölése PS az angol <u>P</u>roton <u>Synchrotron</u> kifejezés alapján.

(25 GeV). Következő fázisban a Szuper Proton Szinkrotron⁴ gyorsító egy nagyságrenddel növeli a nyaláb energiáját (450 GeV). Utolsó lépésként a felgyorsított csomagok az LHC gyűrűjébe kerülnek. Az LHC⁵ 27 km hosszú kerületével jelenleg a világ legnagyobb gyorsító gyűrűje. Itt a felgyorsított csomagok mintegy 7 TeV energiát érnek el.

A CERN gyorsító rendszere egyaránt használható protonok, nehézionok, elektronok, és számos egyéb részecske gyorsítására. Nehézionok ütköztetése esetén először ólomionokat injektálnak a rendszerbe, majd a Linac3 lineáris gyorsítóban 4.2 MeV energiára gyorsítják azokat. A segédgyorsító után a kezdeti forrástól függetlenül a csomagok útja mindkét esetben azonos.

Az LHC burkolatán belül két gyorsító kapott helyet, melyekben a nyalábok ellentétes irányba haladnak. A jelentősebb kísérletek a kör mentén meghatározott pontokon helyezkednek el. Ezekben a pontokban a két pálya keresztezi egymást, ezzel lehetőséget biztosítva a nyalábok ütköztetésének. Az ellentétes irányba haladó, egyenként 7 TeV-os csomag energiája már elegendő ahhoz, hogy az ütközés következtében a proton elemi összetevőire essen szét. A protonon belüli addig egységes rendszer így megszűnik, a protont felépítő kvarkok és gluonok "kiszabadulnak", ezzel lehetőséget teremtve a részecskék és a közöttük fellépő kölcsönhatások vizsgálatára.

Az interakciók eredményét komplex detektorrendszerekkel mérik, melyek a részecskefizika egy-egy részterületére specializálódtak. Az LHC-n négy nagy kísérlet kapott helyett:

- ATLAS (<u>A</u> <u>T</u>oroidal <u>L</u>HC <u>Apparatus</u>) és CMS (<u>C</u>ompact <u>M</u>uon <u>S</u>olenoid): a jelenleg elfogadott részecskefizikai alapelmélet, a standard modell hiányzó részecskéjének, a Higgs bozonnak a keresése; valamint a standard modellen túlmutató új elméletek (szuperszimmetria, extra dimenziók, stb.) tesztelése.
- LHCb (<u>Large Hadron Collider-beauty</u>) a standard modell paramétereinek precíziós vizsgálata, különösen az igen nehéz "bájos kvark" (beauty/bottom quark) megfigyelésén keresztül.
- ALICE (<u>A Large Ion Collider Experiment</u>), melynek célja a protonokat és neutronokat felépítő kvarkok és a közöttük lévő kölcsönhatást közvetítő gluonok egy speciális állapotának vizsgálata, melyet kvark-gluon plazmának nevezünk.

 $^{^4\}mathrm{R\ddot{o}viden}\;\mathrm{SPS}$ az angol $\underline{\mathrm{S}}\mathrm{uper}\;\underline{\mathrm{P}}\mathrm{roton}\;\underline{\mathrm{S}}\mathrm{ynchrotron}$ kifejezés alapján.

⁵Az LHC rövidítés az angol <u>L</u>arge <u>H</u>adron <u>C</u>ollider kifejezésből származik, melynek magyar fordítása Nagy Hadronütköztető.

1.2. ALICE kísérlet bemutatása

Az ALICE (<u>A</u> Large Ion Collider Experiment) kísérlet alapvetően az "anyag" egy speciális állapotának, a kvark-gluon plazmának vizsgálatára lett kialakítva, melyet nehézionok ütköztetésén keresztül állítanak elő. Ahhoz, hogy a legkisebb elemi összetevőket vizsgálhassuk, a világ legnagyobb gyorsítója mellett (LHC) hatalmas detektorok és azokat kiszolgáló adatgyűjtő rendszerek szükségesek. Az ALICE [2] kísérletnek helyet adó mágnes a $16 \text{ m} \times 16 \text{ m} \times 26 \text{ m-es}$ geometriájával, valamint a kísérlethez tartozó detektorokkal vett hozzávetőlegesen 10000 tonnás össztömegével ugyanakkor csak egy kisebb rendszernek számít az LHC terminológiájában. Az ALICE mágnesén belül számos aldetektor foglal helyet, melyek felépítésük, geometriájuk és elhelyezkedésük alapján a kísérletben más-más szerepkörrel bírnak.

A kísérleti elrendezést az 1.1. ábra mutatja. A összes detektor részletes bemutatása nem képezi tárgyát a szakdolgozatomnak, ugyanakkor a teljesség igénye nélkül, a trigger és adatgyűjtő rendszer kialakításában szerepet játszó alegységek ismertetése alapjául szolgál a későbbi időzítések mögött rejlő fizikai paraméterek megértésének. Így részletesebben foglalkozom az ALICE központi detektorával, melyet az 1.1. ábra TPC néven jelöl, valamint az ábrán nem szereplő VHMPID és HPTD jövőbeli detektorokkal, melyek az ütközési ponttól a PHOS (Photon Spectrometer) detektorral azonos távolságra kerülnek majd beépítésre [3].



1.1. ábra. Az ALICE kísérlet [2]

1.2.1. Részecskefizikai detektorok csoportosítása

A részecskefizikai detektorok felépítésüket tekintve három kategóriába sorolhatóak: félvezető technikán alapuló, gáztöltésű ill. szcintillációs elven működő berendezések.

A szilícium alapú szenzorok a másik két kategóriánál kisebb geometriai mérettel rendelkeznek, sebességük és helyfelbontásuk nagyobb, ugyanakkor a gyártási költségeik is magasabbak.

Ezzel szemben a gáztöltésű detektorok viszonylag nagy méretűek, elvi működésükből fakadóan lassabbak ill. helyfelbontásuk szerényebb. Ugyanakkor áruk töredéke a félvezető technológián alapuló detektorokénak.

A harmadik csoportot képező szcintillációs detektorok az azokat felépítő anyagon áthaladó részecske által felgerjesztett elektronok alapállapotba történő visszatérése során megfigyelhető fényemissziós effektusra alapoznak. Költség szempontjából az előző két típus közé sorolhatóak, helyfelbontásuk azonban a többi kategóriánál kisebb.

1.2.2. TPC detektor

Az ALICE egyik fő detektora – az ún. TPC (<u>Time Projection Chamber</u>, magyar nevén Időkivetítő Kamra) – a gáztöltésű detektorok osztályába sorolható. Az 5,6 m átmérőjű és 5,4 m hosszú hengeres elrendezés a részecskék ionizáló hatását kihasználva lehetővé teszi a részecskepályák három dimenziós rekonstrukcióját [2]. A keletkező részecske trajektóriája a statikus mágneses tér hatására íveltté válik, melynek görbülete alapján a részecske impulzusa meghatározható. Az impulzus, valamint a leadott energia ismeretében a TPC alkalmas a 3 GeV alatti részecskék pontos azonosítására. Az e fölötti tartományra azonban a leadott energia a különböző típusú részecskék esetén túlságosan közeli értékeket vesz fel, melyek megfelelő pontossággal történő elkülönítésére a TPC önmagában nem alkalmas.

Az elvi működés a következő: a detektoron áthaladó részecske ionizálás révén szabad elektronokat gerjeszt, melyek a berendezésben lévő statikus elektromos tér hatására a kamra térfogatában sodródni kezdenek. A kamra szélének közvetlen közelében egy speciálisan kialakított elrendezés révén (sokszálas proporcionális kamra, MWPC) a kezdeti elektronok felsokszorozódnak, ezzel már mérhető jelet létrehozva. A kiolvasó elektródokat elérve a többlettöltés elektromos jelet formál, melyet leolvasva a detektor érzékeny felületéről megkapjuk a részecske pályájának kétdimenziós vetített képét. Amennyiben a kiolvasást egy meghatározott időtartamon belül folyamatosan, rögzített lépésközzel végezzük, a vetített kép időfüggvénye, valamint az elektromos tér ismerete alapján a háromdimenziós kép visszaállítható. A sodródás időtartamát az elektromos tér nagysága, a töltőgáz típusa és minősége, ill. a detektor geometriája határozza meg. Az ALICE esetén az alkalmazott paraméterek mellett ez az érték 88 μ s. A későbbiekben ez a paraméter a trigger rendszer időzítéseinek kialakításában jelentős szereppel bír (L2 trigger, mely a 2.1.1. fejezetben kerül bemutatásra).

1.2.3. VHMPID detektorrendszer bemutatása

Az ALICE által kitűzött célok eléréséhez szükségessé vált egy olyan detektor rendszer kialakítása, mely képes az 5 GeV/c $p_T < 25$ GeV/c transzverzális momentummal rendelkező részecskék azonosítására. E célt szolgáltatottak megvalósítani a VHMPID (<u>Very High Momentum Particle Identification Detector</u>, magyar nevén Nagyon Nagy Impulzusú Részecskéket Azonosító Detektor) és HPTD (<u>High P_T Trigger Detector</u>, avagy Nagy Transzverzális Impulzusú Részecskéket Jelző Detektor) detektorok, melyek fejlesztésében az MTA Wigner Fizikai Kutatóközpontból az ALICE–BP kollaboráció [4], és a detektorfizikával foglalkozó REGARD⁶ csoport [5] is részt vesz.

A VHMPID a kísérlet szempontjából a kijelölt energia tartományba eső ún. "jet" jelenség fizikai vizsgálatára készül. Az LHC-nél atommagok ütközésekor lehetőség nyílik a ún. kvark-gluon plazma (Quark-Gluon Plasma, röviden QGP) kísérleti előállítására és megfigyelésére. Az ütközés során keletkező jet-ek közvetetten (pl. plazmában történő elnyelődésén keresztül) lehetővé teszik a plazma tulajdonságainak megfigyelését. A VHMPID ALICE kísérletbe történő beintegrálása így lehetővé teszi a jet-eken belüli részecskék egyedi azonosítását, a jet-eken belüli korrelációk pontos leírását, a keletkező jet párok közötti kapcsolatok megfigyelését és így közvetetten a kvark-gluon plazma tulajdonságainak vizsgálatát.

A VHMPID tehát a részecskefizika egy olyan területének vizsgálatát teszi majd lehetővé, amelyről eddig csak elméleti sejtéseket tudtunk megfogalmazni.

1.2.4. HPTD detektor felépítése és működése

A tipikus ütközési ráta az ALICE kísérletnél 8 kHz (ólom-ólom ionok ütköztetése esetén). Amennyiben a kísérletben keletkező összes esemény adatait tárolni szeret-

⁶RMKI-ELTE Gaseous Detectors Research and Development

nénk, az adatgyűjtő rendszernek hozzávetőlegesen 700 Gbyte/s adattárolási sebességet kellene megvalósítani. Jelenlegi technológiával – 2-3 Gbyte/s kiírási sebesség mellet – csupán 20-40 eseményt lehet letárolni másodpercenként. Ezért igen jelentős szerepe van az események válogatásának, triggerelésének. A VHMPID számára érdekes események ritkák, így a nagy impulzusú jet-es események feldúsításához egy megfelelő trigger rendszer kialakítása vált elengedhetetlenné.

Mivel a jelenleg üzemelő, az ALICE kísérletben elhelyezkedő detektorok nem alkalmasak az ilyen típusú részecskék megfelelő hatásfokkal történő szelektálására, ezért a VHMPID közvetlen közelében egy új detektor, a HPTD (<u>High P_T Trigger</u> <u>D</u>etector) kerül elhelyezésre. A HPTD feladata a kijelölt energiatartományba eső részecskék keletkezésének első szintű felismerése. A HPTD detektor tehát adatgyűjtés szempontjából egy szűrőként viselkedik a kijelölt impulzus tartományban, ezzel növelve az érdekes események számát a rögzített mintában.

A HPTD detektor feladatait három csoportba lehet besorolni, melyek fontossági sorrendben a következőek:

- A nagyenergiás részecske detektoron történő áthaladásának pontos pozíciójának meghatározása.
- Egy lehetséges esemény keletkezésének L0⁷ szintű megerősítése.
- 10 GeV feletti energiával rendelkező részecskék esetén L1⁸ trigger kérése.

A VHMPID és HPTD detektorok a gyártás és karbantartás szempontjából kezelhető méretű modulokból épülnek fel, melyek effektív felülete⁹ megközelítőleg 2 m². Így az ALICE mágnesén belül a – detektor számára – rendelkezésre álló felület lefedésének érdekében számos modul kerül majd beépítésre.

A HPTD detektor egyetlen modulja négy, egymás alatt elhelyezett ún. közel katódú kamrából (<u>C</u>lose <u>C</u>athode <u>C</u>hamber, röviden CCC [6][7]) épül fel, melyet a REGARD csoport kutatói fejlesztettek ki. A CCC kamrák pozíció érzékeny gáztöltésű részecskefizikai detektorok.

A HPTD detektor kamráin áthaladó töltött részecske ionizáló effektusa révén annak pályájának, valamint a kamra síkjának metszéspontja meghatározható. Az egyes kamrákon megjelenő analóg feszültség jelek megformázását követően a pontos

 $^{^{7}}$ A trigger rendszer szempontjából megkülönböztetünk L0, L1 és L2 trigger jeleket, melyek rövid ismertetése a 2.1. fejezetben olvasható.

⁸Lásd 2.1. fejezet.

⁹A megadott érték a HPTD detektor részegységeire vonatkozik.

pozíció a kamrákról leolvasható. Több, egymással párhuzamosan elhelyezett kamra esetén az azonos eseményekhez tartozó koordináták összerendelhetőek, ezzel a pályarész három dimenziós képe visszaállítható.



1.2. ábra. Egy HPTD modul CCC kamráinak sematikus elrendezése.

A CCC kamrák érzékeny felülete szegmentált. Az elemi felület 4 mm×100 mm méretű, mely – a digitális kiolvasásnak köszönhetően – négyzetméterenként 10×250 = 2500 bitnyi információt jelent. Mivel az egy bitnek megfelelő szegmens mérete a kamrákéval együtt radiálisan növekszik, így a detektor rétegek a kiolvasás szempontjából azonosak. Négy kamra esetén az egyetlen eseményhez tartozó bináris adatmennyiség így 10000 bit. Ezt a paramétert figyelembe vettük a front-end elektronika rendszertervének kialakításakor, valamint a megfelelő kapacitással rendelkező FPGA kiválasztásakor.

2. fejezet

ALICE trigger és adatgyűjtő rendszere

2.1. Trigger rendszer bemutatása

Az ALICE kísérletben egyetlen ólom-ólom eseményhez tartozó tömörített adat mennyisége kb. 90 MB. A másodpercenkénti 8000 interakció így kb. 700 GB/s-os adatmentési sebességet követelne meg. Bár az adatgyűjtő rendszer igen nagy adatátviteli kapacitással rendelkezik, ekkora méretű adatforgalmat nem képes teljes mértékben lekezelni. Éppen ezért az adatgyűjtő rendszer fejlesztői célszerűnek tartották egy olyan trigger rendszer kialakítását, mely a kísérlet szempontjából érdekes események szelektálásával csökkenti az adatgyűjtő rendszerrel szemben támasztott követelmények hosszú távon történő kielégítése. Ugyanakkor a folyamatosan fejlődő és bővülő kísérletek megkövetelik a rugalmas kialakítást.

2.1.1. Trigger rendszer hierarchikus felépítése

A detektorok közelében kiépített trigger rendszer hierarchikus felépítésű [9]. A főbb modulok megnevezései a következőek:

- Központi Trigger Feldolgozó Egység (*Central Trigger Processor (CTP)*) Feladata a trigger jelek fogadása és a beállított feltételeknek megfelelően azok továbbítása az LTU (*Local Trigger Unit*, magyarul Helyi Trigger Egység) felé.
- **Trigger, Időzítés és Órajel Egység** (*Trigger, Timing and Clock (TTC)*) A trigger üzenetek, valamint az LHC gyorsító által szolgáltatott 40 MHz-es szink-

ronizáló órajel továbbítása a front-end elektronika (röviden FEE) felé optikai adatátviteli csatornán.

Helyi Trigger Egység (Local Trigger Unit (LTU)) Az L0 trigger jel adása a frontend elektronika felé, az FEE felől érkező Foglalt (a szakirodalomban Busy kifejezésként ismert) jel lekezelése, valamint az L1 és L2 jelek továbbítása a TTC egység felé.

A detektorok dinamikus viselkedése eltérő, így többszintű trigger protokoll lett kialakítva. Az egyes szintek megnevezései, illetve a tipikus időzítési paraméterek a következőek:

- 0. szint (Level0 (L0)) A késleltetés értéke kisebb 800 ns-nál. A fizikai réteg csavart érpár, az üzenet formája impulzus. Azon detektorok használják, melyek az interakciót követően gyors döntést igényelnek.
- 1. szint (*Level1 (L1)*) A késleltetés értéke kisebb 6,1 μ s-nál. Optikai link, a részecskecsomagok azonosítását tartalmazza.
- 2. szint (Level2 (L2)) A késleltetés értéke tipikusan 87,6 μs, melynek értéke a korábban bemutatott TPC detektor belső működési paramétereiből adódik. A fizikai réteg optikai kábel, a továbbított adat kódolt információt tartalmaz.
- 3. szint (High Level Trigger (HLT)) A HLT feladata az eseményekhez tartozó adatokból a fizikai eredmények (részecske pályák) szoftveres rekonstrukciója. A megfelelő események szelektálásával az adattároláshoz szükséges sávszélesség illetve erőforrás igény jelentősen lecsökken.

A trigger rendszer szemszögéből a terminológiában megkülönböztetünk trigger jelet adó (*Trigger detector*) és trigger jelet fogadó (*Readout detector*) detektorokat. Fontos megjegyezni, hogy a valóságban egy detektor egyszerre mindkét funkciót is elláthatja.

A trigger jelek tipikus szekvenciája a következő: az ütközés pillanatában a gyors trigger detektorok L0 triggert adnak a CTP-nek. Amennyiben a mögöttes rendszer képes fogadni a trigger jelet, a CTP továbbítja azt az LTU felé, mely jelzi a front-end elektronikának egy potenciális esemény kezdetét. A gyors döntésre képes detektorok elkezdik az adatok kiolvasását (pl. digitalizálását) és előszámítások végzését. Amennyiben az L1 trigger jelért felelős detektorok értékesnek ítélik az adatsort, a CTP-LTU láncon keresztül L1 triggert küldenek a többi detektornak. A további adatfeldolgozás eredménye alapján L2 trigger kérhető. Amennyiben egy detektor L2 triggert kap, az megkezdheti az adatok továbbítását a magas szintű adatkiolvasó rendszeren keresztül.

A jelen kísérleti elrendezésben az L1 és L2 jelek kérését szoftveres úton, rögzített időzítéssel állítják elő [8].

2.2. Adatgyűjtő rendszer bemutatása

Az adatgyűjtő rendszer feladata a detektorok által szolgáltatott adatok továbbítása az azokat rögzítő számítógépek felé. Az "alacsony" szintű adattovábbításban résztvevő egységek a 2.1. ábrán látható módon csatlakoznak egymáshoz [9] [10].



2.1. ábra. Az adatgyűjtő rendszer fontosabb egységei

A detektorok közvetlen közelében elhelyezett front-end elektronika az eseményekhez tartozó bitfolyamot illetve az ahhoz kapcsolódó járulékos paramétereket – az adatgyűjtő rendszeren keresztül érkező vezérlő parancsok alapján – átadja az előírt protokoll szerint a SIU (<u>S</u>ource <u>I</u>nterface <u>U</u>nit) áramkörnek. A SIU és a front-end elektronika közvetlen a kísérlet közelében találhatóak. A SIU áramkör a beérkező adatokat csomagokba szervezi, majd egy optikai csatornán továbbítja a következő fokozat felé. A kommunikáció sorosan történik. Az adatokat az optikai szál túlsó végén az ún. RORC (<u>R</u>ead-<u>O</u>ut <u>R</u>eceiver <u>C</u>ard) áramkör fogadja. A RORC egység az adatfolyam vezérléséhez szükséges parancsokat egy dedikált optikai vonalon keresztül küldi a SIU áramkörnek. A RORC áramkör altípustól függően PCI vagy PCI-X buszon keresztül egy ipari számítógép buszrendszeréhez van csatlakoztatva. A fogadott adatokat DMA (<u>D</u>irect <u>M</u>emory <u>A</u>ccess) segítségével a számítógép RAM memóriájába ideiglenesen letárolja, ahonnan az adatok végül az archiváló rendszerhez továbbítódnak. A továbbiakban a FEE-SIU fizikai rétegének ismertetésén kívül a magasabb szintű adatgyűjtő rendszer leírásától eltekintünk.

3. fejezet

Rendszerterv

A front-end áramkör feladata egy interfész felület megvalósítása a detektor, valamint a magas szintű adatgyűjtő rendszer között. Ehhez a következő funkciók megvalósítása elengedhetetlen:

- az alacsony szintű, detektor oldali kommunikáció megvalósítása,
- az adatgyűjtés vezérlése,
- az adatok továbbítása a magas szintű adatgyűjtő rendszer felé és
- az érkező trigger jelek fogadása és lekezelése.

A FEE elvi elrendezése a 3.1. ábrán látható. A kísérlet közvetlen közelében elhelyezett front-end elektronika egy-egy modul esetén párhuzamosan kapcsolódik a HPTD detektor érzékeny kamráihoz. A párhuzamos adatkiolvasás lehetővé teszi a digitális jelek mozgó ablakos algoritmussal történő előfeldolgozását. A kiolvasás sebességének elvi határa így a tisztán soros adatátvitellel elérhető érték többszörösére növekszik (rögzített méretű adatblokkok esetén a párhuzamos vonalak számának megfelelően). Ugyanakkor a megvalósítás erőforrásigénye töredéke a tisztán párhuzamos megoldásénak.

Az alacsony szintű L0 trigger jel kérése időkritikus művelet, ezért a jeleken végzendő logikai műveletek (koincidencia) elkülönített kiértékelését tartottuk célszerűnek. Az ALICE detektorrendszerbe integrált kísérlet esetén az L0 jel kérését a front-end elektronikától függetlenül, egy dedikált egység (*Coincidence Unit*, magyarul Koincidencia Egység) fogja megvalósítani. Így a CCC kamrák elvi működéséből fakadó késleltetéshez az elektronika minimális járulékos holtidővel járul hozzá.



3.1. ábra. A Front-end áramkör (FEE) rendszer szintű elrendezése

Ugyanakkor a kialakítás kifejezett előnye az alacsony szintű trigger logika rugalmas kialakítása, melynek erőforrás igényét a fejlesztés későbbi fázisában a detektor egységek méretéhez lehet igazítani.

3.1. Front-end áramkör rendszerterve

Az egyes részfeladatokat különböző alrendszerek valósítják meg. A front-end áramkör funkcionális felépítése a 3.2. ábrán látható. Az egyes részegységek megnevezései és feladatai a következőek:

- **Bemeneti puffer** (*Input Buffer*) A detektor oldalról érkező digitális adatvonalak hullámimpedanciás lezárását, valamint a jelek leválasztását és megformálását valósítja meg.
- Kimeneti puffer (*Output Buffer*) A HPTD detektor egyes CCC kamrái közötti távolság a 80-100 cm értéket is elérheti. A vezérlőjelek fizikai rétegét megvalósító adatvonalak meghajtásához külön áramköri modulok elhelyezése szükséges.
- Labor Trigger Rendszer (Labor Trigger Unit) Az egység képes a detektor oldalról érkező alternatív impulzus bemenetből előállítani a kimeneti beírójelet. Így az alrendszer lehetővé teszi a végső kísérleti elrendezéstől függetlenül, a



3.2. ábra. A Front-end áramkör funkcionális rendszerterve

fejlesztés egyes fázisaiban kivitelezett mérések elvégzését. Ilyen esetekben az időkritikus időzítések megvalósítása szintén a Labor Trigger Rendszer feladata.

Galvanikus leválasztás (Galvanic Isolation) A gáztöltésű detektorok – beleértve a CCC kamrákat – nagyfeszültségen üzemelnek. Így a front-end áramkör központi vezérlését végző FPGA, valamint a külvilággal kapcsolatot tartó SIU [10] (adatgyűjtő rendszer) és TTCrq [11] (trigger rendszer) áramkörök, valamint az azokhoz kapcsolódó részegységek védelme elengedhetetlen. Ezért az időkritikus jelektől eltekintve (Labor Trigger Rendszer valamint a detektor oldali kimeneti és bemeneti meghajtó áramkörök) a detektorral közvetlen kapcsolatban lévő kommunikációs vonalak galvanikusan leválasztásra kerülnek.

- Lx Trigger Interfész (Lx Trigger Interface) Feladata a TTC és LTU felől érkező, jóváhagyott trigger információk fogadása, illetve a Foglalt (Busy) jel előállítása. Működés szempontjából a bemeneti információk kezelése a következőt jelenti: L0 trigger esetén a detektor adatainak kiolvasása; L1 trigger esetén az adatok időbélyeggel történő ellátása; L2 trigger esetén az adatok továbbítása a magas szintű adatgyűjtő és adattároló rendszer felé.
- FPGA (Field Programmable Gate Array) A berendezés vezérlését végző logikai egység, melynek feladata az alapvető adatgyűjtési funkciók megvalósítása és az ehhez kapcsolódó külső és belső jelek lekezelése. Az áramkör programozására JTAG interfészen keresztül van lehetőség. Az FPGA-ban a következő funkciók kerülnek megvalósításra.
 - Az adatok átmeneti tárolása. Az ütközési rátának megfelelően kb. 20 esemény rövidtávú tárolásának megvalósítása.
 - A SIU áramkör felé kommunikációs interfész biztosítása.
 - A központi trigger rendszer felől érkező trigger jelek lekezelése, illetve a Foglalt (*Busy*) jel előállítása.

Az FPGA-ban különböző adatfeldolgozó algoritmusok is megvalósíthatóak:

- Alacsony szintű mozgó ablakos mintázat keresés az eseményekhez tartozó bitfolyamon.
- A nyers adatfolyam veszteségmentes tömörítése.

3.2. Kapcsolat a SIU és TTCrq áramkörökkel

A front-end elektronika feladatai között kiemelkedő jelentőséggel bír mind az adatgyűjtő rendszer felé nyújtott interfész megvalósítása, mind pedig a trigger rendszerhez történő csatlakozási felület implementálása. Előbbi a SIU [10] áramkörön keresztül történik, utóbbi többek között a TTCrq (<u>Trigger</u>, <u>Time</u>, <u>Clock and QPLL</u>) [11] áramkör jeleinek lekezelését jelenti.

3.2.1. Kapcsolat az adatgyűjtő rendszer felé

Az adatgyűjtő rendszerrel történő kommunikációra az ALICE kísérlet által kifejlesztett és üzemeltetett ún. SIU áramkörön keresztül van lehetőség, így a különböző detektorok egységes felületen keresztül csatlakoznak a mögöttes gépparkhoz.

A SIU áramkörhöz történő csatlakozás párhuzamos felületen keresztül történik. Az elrendezés elvi vázlata, valamint az egyes jelek megnevezései a 3.3. ábrán láthatóak. A jelek funkciójuk alapján két csoportba sorolhatóak: vezérlési feladatokat ellátó vonalak és adatátvitelhez kapcsolódó vezetékek. Az egyes jelek részletes leírása a következő:

- Adatbusz(0:31) (*Data[0:31]*) 32 bites kétirányú adatvonal. A vonalra tri-state meghajtó áramkör csatlakozik.
- **Vezérlés** (*Control*) Kijelöli az adatvonalon lévő szó értelmezési módját, mely lehet státusz szó, vezérlési parancs vagy adat.
- Adatátvitel engedélyezés (*Transfer Enable*) Engedélyezi az adatátvitelt a frontend elektronika valamint a SIU áramkör között. A jel aktív szintje esetén az órajel felfutó élére adatátvitel történik. A tri-state vonal meghajtásáért mindig a küldő fél a felelős.
- Adatátvitel irány (Direction) Kijelöli a kommunikáció irányát.
- Adatbusz engedélyezés (*Bus Enable*) A kétirányú vonalak meghajtó áramköreinek engedélyezésére szolgál.
- Adatcsatorna megtelt (*Link Full*) Átmeneti adatfeltorlódás esetén felfüggeszti a további adatok fogadását.
- **Foglalt** (Busy) Ezen vonal segítségével jelezheti a front-end áramkör, hogy nem képes több adatot fogadni.
- **FEE órajel** (*FEE Clock*) Az adatok ütemezését végző órajel. Az adatok továbbítása felfutó élre történik.
- **3.3V és földpotenciál** (*3V3, GND*) A SIU áramkör tápellátására szolgáló vezetékek.

A SIU áramkörrel történő kommunikáció megvalósításához a vezérlő jelek hatékony kezelése szükséges. Az adatvonalak irányát (*Adatátvitel irány*) és a meghajtó



3.3. ábra. A SIU (Source Interface Unit) fizikai interfésze front-end oldalon

áramkörök engedélyezését (*Busz engedély*) a SIU áramkör végzi, ugyanakkor az adatátvitel órajellel történő ütemezése (*FEE órajel*) a front-end elektronika feladata. Az elrendezés lehetővé teszi a különböző tulajdonságú detektorok által szolgáltatott adatfolyam eltérő sebességgel történő lekezelését. Az adatátvitel felfüggesztésének kezdeményezésére mindkét áramkör egy-egy dedikált vonallal rendelkezik (*Foglalt* és *Adatcsatorna megtelt*).

3.2.2. Kapcsolat a trigger rendszerhez

A trigger rendszerhez történő csatlakozás több fizikai interfészen keresztül történik. A 3.4. ábra alapján a késleltetések minimalizálásának érdekében az időkritikus jelek fogadása és adása (L0 trigger és Foglalt jel) közvetlen az LTU (*Local Trigger Unit*) felől történik. Ezeken a vonalak differenciális jelátvitelt valósítanak meg, a fizikai réteg csavart érpár. Az ábrán megjelölt ún. *Helyi impulzus* jel későbbi általános kalibrálási célokra van fenntartva.

A TTCrq (*Trigger, Timing and Clock*) áramkör egy speciális, a CERN-ben kifejlesztett ASIC integrált áramkörön alapul (TTCrx), mely kifejezetten az időzítés kritikus trigger jelek fogadására készült [11]. Az ASIC technológia egyik előnye, hogy a konfigurációt illetően ellenálló a sugárzással szemben.

A TTCrq kártya optikai vonalon keresztül csatlakozik a TTCex modulhoz (a trigger rendszer egyik alegysége). A csatornán érkező analóg jelek a jelformálást követően a TTCrx integrált áramkör (a TTCrq kártya központi komponense) bemeneteire kerülnek. A tokon belül megtörténik a demoduláció és a jelek értelmezése. A TTCex modulon található optikai meghajtó több áramkör meghajtására lett méretezve, így egyetlen áramkör vezérlése esetén szükséges a megfelelő optikai csillapítás beépítése.



3.4. ábra. A TTCrq (Trigger, Timing and Clock) fizikai interfésze front-end oldalon

A TTCrq feladata a 2.1.1. fejezetben bemutatott L1 és L2 szintű trigger jelek fogadása, az LHC gyűrűjében keringő csomagok sorszámmal történő ellátása (ún. *Bunch Crossing*), az L1 szinten jóváhagyott események indexelése, valamint az LHC központi kb. 40 MHz-es¹ referencia szinkronizációs órajelének szétosztása a kísérletek számára. A TTCrq áramkörön keresztül lehetőség van a detektorok működéséhez kapcsolódó vezérlő jelek fogadására is. Így a TTCrq áramkör egyetlen nyomtatott huzalozású lemezen valósítja meg az időkritikus trigger funkciók fogadását és dekódolását. A felhasználó precíziós tüskesoron keresztül kapcsolódhat az egységhez ahol a dekódolt információk fogadására többnyire párhuzamos buszokon keresztül van lehetőség.

A TTCrq áramkörhöz az alábbi vonalakon keresztül csatlakozik a front-end kártya.

- **Csomag számláló** (*Bunch Crossing*) 12 bites párhuzamos adatbusz, melyen keresztül az LHC-hez szinkronizált csomag számláló érték beolvasható.
- Csomag számláló érvényesítés (Bunch Crossing Strobe) A csomag számláló kimeneti értékének asszinkron órajele.
- Csomag számláló reszet (Bunch Counter Reset) Jelzi a csomag számláló nullázását.
- **Broadcast adat/vezérlés busz** (*Broadcast Command/Data*) A trigger rendszeren keresztül fogadott parancsok külső interfésze.
- **Broadcast érvényesítés** (*Broadcast Strobe*) Jelzi érvényes parancs jelenlétét a kapcsolódó adatbuszon.

 $^{^1\}mathrm{A}$ 40 M
hz-es érték az LHC-ben keringő csomagok nominális 25 ns-os távolságából adódik.

- Fázistolt 40 Mhz (Deskewed 40 Mhz) A központi 40 MHz-es órajel fázistolt megfelelője. Az engedélyező jelek ehhez vannak belsőleg szinkronizálva.
- **Elfogadott modulált L1** (*Clock L1 Accept*) Az elfogadott L1 jel 40 MHz-el modulált változata.
- Adat azonosító (*Data Qualifier*) Az Adatbuszon megjelenő információ értelmezését jelöli ki.
- Adatbusz (Data Output) Belső paraméterek kiolvasásához használt adatbusz.
- Adatbusz érvényesítés (*Data Strobe*) Jelzi érvényes adat jelenlétét a kapcsolódó adatbuszon.
- **Esemény számláló érvényesítés** (*Event Counter Strobe*) Aktív eseményszámláló érték a csomagszámláló adatbuszon.
- **Esemény számláló reszet** (*Event Counter Reset*) Jelzi az eseményszámláló nullázását.
- Elfogadott L1 (L1 Accept) Az esemény L1 szinten elfogadásra került.
- Reszet (Reset) Az áramkör reszetelésére szolgáló bemenet.
- TTC üzemel (TTC Ready) A TTC üzemkész állapotának visszajelzése.
- I²C interfész A TTCrx IC belső regisztereinek olvasását valamint a működési üzemmódot meghatározó kontroll paraméterek írását teszi lehetővé. Az adat és órajel vonalak nyitott-kollektoros meghajtásúak.
- Alcím busz A TTCrx chip képes utasításokat fogadni mind az optikai csatornán, mind az I²C buszon keresztül. Minden egyes parancshoz egy alcím tartozik, melyek egy része belső felhasználásra van fenntartva. Amennyiben a külső adatbusz engedélyezett, a fogadott parancsok az alcím buszról leolvashatóak.

4. fejezet

Részegységek kidolgozása

4.1. Tápáramkör kialakítása

Az egységen elhelyezett tápáramkör feladata a front-end áramkör működéséhez szükséges villamos energia biztosítása, valamint a SIU ill. TTCrq áramkörök üzemi fogyasztásának fedezése. A többszintű tápegység elvi kialakítása a 4.1. ábrán látható. A hierarchikus felépítésű kapcsolás lehetővé teszi a teljes elektronika egyetlen kb. 7–20 V (tipikusan 12 V) DC feszültséggel történő megtáplálását.



4.1. ábra. A tápáramkör elvi felépítése

4.1.1. Bemeneti védelem

Közvetlen a bemeneti oldalon egy félvezető technológián alapuló (multifuse) biztosíték került elhelyezésre, melynek feladata az elektromos hibákból fakadó hosszú távú túláram leszabályozása. A polaritás védelmet szintén itt valósítottam meg egy dióda segítségével. A tesztmérések során az eszköz tápellátása egy manuális kapcsoló segítségével leválasztható, mely a védelmi fokozat előtt kapott helyet.

4.1.2. Kapcsolóüzemű stabilizátorok

Áramköri elrendezés

A lineáris feszültségszabályozók alkalmazásánál a szűk keresztmetszetet a stabilizátorok által disszipált energia felső korlátja adja. A jó hatásfok érdekében 4–5 V-ot meghaladó ki- és bemeneti feszültség különbség esetén az áteresztő tranzisztoros technikán alapuló megoldások háttérbe szorulnak és a kapcsolóüzemű eszközök kerülnek előtérbe. Ezért a tápfeszültség tipikus 12 V-os üzemi értéke mellett az egyes áramköri egységek számára szükséges 5 V, valamint a jelentősebb fogyasztással bíró SIU áramkör 3.3 V-os bemeneti tápfeszültség egy-egy kapcsoló üzemű tápegység (*Step-Down DC-DC Converter*) segítségével lettek előállítva.

Teljesítmény elosztás és szűrés

A teljesítmény elosztása érdekében a SIU áramkör – melynek fogyasztása 5 W¹ – egy külön stabilizátoron keresztül kerül megtáplálásra. Az egyes szabályozó elemek be- és kimenetén a digitális áramkörök nagyfrekvenciás kapcsolási tranzienséből fakadó pillanatszerű áramfelvétel növekedésének fedezéséhez szükséges energiát a megfelelő szűrő és puffer kondenzátorok biztosítják.

Az SIU egység üzemeltetéséhez szükséges 3.3 V esetén ezen felül egy LC-szűrő is elhelyezésre került.

Szinkronizálás

A kiválasztott stabilizátorok (*Texas Instruments LM22670*) a működési frekvenciát illetően három üzemmódban képesek üzemelni: belső órajelhez igazodva (nominális érték 500 kHz); külső áramköri elemmel hangolt belső órajelre (max. 1 MHz); külső órajellel vezérelve (max. 1 MHz).

Utolsó eset lehetőséget biztosít több, azonos típusú kapcsolóüzemű szabályozó szinkronizálására. Az elvi működés a következő:

A bemeneti feszültség, vagy az engedélyező jel megjelenését követően egy meghatározott holtidő után az integrált áramkör szinkronizáló bemenetén lévő feszültség

 $^{^{1}}$ Felső korlátként adott [10].

érték beolvasásra kerül. Amennyiben a feszültség kisebb a belső Zener-dióda által meghatározott értéknél, az áramkör külső vezérlésű üzemmódra vált. Az FEE-n helyet kapó két kapcsolóüzemű tápegység szinkronizáló bemenete egy MOSFET típusú tranzisztoron keresztül került összekötésre, melynek kapcsoló (*Gate*) jelét a magasabb kimeneti feszültség vezérli. A két integrált áramkör engedélyező jele közösen vezérelt, így a kezdeti tranzienst követően a két egység szinkron üzemmódban üzemel. A két áramkör így azonos frekvencián, fázisban eltolva működik. Ez a megoldás csökkenti a bemeneti kondenzátorok nagyfrekvenciás terhelését, valamint a tápáramkörök által keltett illetve indukált szórt elektromos és mágneses terek nagyságát.

Külső mágneses tér elleni védelem

Az ALICE kísérletnek helyet adó mágnes üzemszerűen kb. 0.5 T körüli statikus mágneses teret állít elő [18]. A kapcsolóüzemű áramkörökben elhelyezett, energiatárolásban szerepet játszó induktivitások kiválasztásánál így ezt a paramétert is figyelembe kellett vennem.

Nyomtatott áramköri elrendezések esetén a tekercsek mérete kulcsfontosságú kérdéskör, így a gyártók a méret optimalizálására törekednek. A fizikai paraméterek (kívánt induktivitás érték, áramterhelhetőség) elérése azonban egy bizonyos méret alatt már nem költséghatékony, így alternatív megoldásokat alkalmaznak. Köztudott, hogy ferromágneses anyagot elhelyezve a tekercs által közrezárt térben annak induktivitása növelhető a klasszikus

$$L = \mu_0 \mu_r \frac{N^2 A}{l} \tag{4.1}$$

képlet alapján, ahol μ_0 a vákuum permeabilitása, μ_r az ún. relatív permeabilitás, N a menetek száma, A a tekercs által közrezárt térfogat merőleges metszetének a területe és l a tekercs effektív hossza.

Ferromágneses anyagok esetén μ_r tipikusan 3–5 körüli érték, mely jól tükrözi annak geometriával szemben történő alkalmazásának előnyét.

A 4.1. képlet azonban csak a karakterisztika kezdeti szakaszán érvényes. Komolyabb vizsgálat esetén figyelembe kell venni $\mu_r(j\omega)$ komplex értékét, a járulékos parazita elemeket, valamint a veszteségeket. Többek között a vasmag telítődése – melyre a külső mágneses tér is hatással van – nemlináris viselkedéshez vezet, így korlátot szab a tekercs alkalmazhatóságának. Ferrit magok esetén a telítési pont 0.4–0.6 T körüli értéknél van.

Mivel a telítési pont és a külső mágneses tér egy nagyságrendbe esik, ún. mágnesesen árnyékolt tekercsek alkalmazása mellett döntöttem. Az ilyen alkatrészek egy külső, mágnesesen vezető burkolattal vannak ellátva, mely kétirányú védelmet biztosít: megakadályozza a külső mágneses zavarok áramkörbe történő becsatolását; csökkenti az áramkör által keltett zajok továbbterjedését.

4.1.3. Lineáris szabályozók

Az kapcsolóüzemű tápegység által előállított 5V-ból már lineáris stabilizátorok (*LDO - Low-Dropout Regulator*) állítják elő a 3.3V-os, valamint az FPGA magját megtápláló 1.5V-os feszültség szinteket. Mivel ezen értékek biztosítják a teljes FEE üzemeltetése szempontjából fontos FPGA áramkör tápfeszültségét, folyamatosan engedélyezett üzemmódban alkalmaztuk őket.

4.1.4. Az egyes részáramkörök fogyasztási adatai

Az áramkör méretezésénél figyelembe vettem az egyes feszültségszinteket terhelő becsült áramfelvételt, melyet a 4.1. táblázatban foglaltam össze².

Feszültség szint	Áramköri elem	Fogyasztás
5 V	TTCrq analóg erősítő	$15\mathrm{mA}$
	$3.3\mathrm{V}$ és $1.5\mathrm{V}\text{-}\mathrm{os}$ stabilizátorok felől történő fogyasz-	$243\mathrm{mA}$
	tás	
5 V (Leválasztott)	Galvanikus leválasztás nagyfeszültségű oldal	$6 \cdot 30 \mathrm{mA}$
	Órajel puffer	$35 \mathrm{mA}$
3.3 V	Galvanikus leválasztás kisfeszültségű oldal	$6 \cdot 27 \mathrm{mA}$
	TTCrq áramkör	$54\mathrm{mA}$
	FPGA ki- és bemeneti portok	$15\mathrm{mA}$
3.3 V (SIU)	SIU áramkör	$1500\mathrm{mA^1}$
1.5 V	FPGA mag	46 mA
12 V	A teljes áramkör fogyasztása.	$832\mathrm{mA}$

4.1. táblázat. Nagyságrendi becslés az egyes áramköri elemek fogyasztására. Az értékek meghatározása során figyelembe vettem a kapcsolóüzemű stabilizátorok hatásfokát. Az FPGA-ra vonatkozó értékek a gyártó által közzétett kalkulátor segítségével lettek kiértékelve, melynek eredményét [12]-ben ismertetett firmware esetére annak szerzője határozott meg.

 $^{^2\}mathrm{A}$ [10] szakirodalom alapján a SIU áramkör fogyasztása kevesebb, mint 5 W.

4.2. Labor trigger rendszer megvalósítása

A labor trigger rendszer feladata a tesztmérések során az ALICE trigger rendszerétől függetlenül előállított külső bemeneti impulzusokból egy jól definiált jelzés előállítása. A fokozat elvi felépítése a 4.2. ábrán látható.



4.2. ábra. A trigger rendszer elvi felépítése

Az áramkör egy jól definiált bemeneti impulzust fogad, mely a trigger szekvencia indítását teszi lehetővé. A kiolvasási művelet alatt az esetleges további trigger eseményeket figyelmen kívül hagyjuk. Ennek megvalósítását egy, a bemeneti vonalat blokkoló kapcsolás végzi. A trigger jel késleltetését és megformálását követően az adatgyűjtést irányító FPGA megkezdheti az adatkiolvasást.

Mivel a labor trigger fokozat feladata pontos időzítéseket is tartalmaz, ezért a detektoroktól érkező bemeneti jelekhez a lehető legközelebb került elhelyezésre. Így ezen részegység a galvanikus leválasztás szempontjából a nagyfeszültségű oldalon kapott helyet, ezzel minimalizálva a leválasztó elemek járulékos késleltetését.

Fontos megjegyezni, hogy ezen részáramkör nem tartozik a végleges kialakítás elengedhetetlen alegységei közé, ugyanakkor elősegíti a fejlesztők munkáját a fejlesztés egyes fázisaiban.

4.3. Galvanikus leválasztás szerepe

Az 1.2.4. fejezetben bemutatott CCC gáztöltésű kamrák (a HPTD modulok egy-egy építő elemei) működési elvükből fakadóan nagyfeszültségen üzemelnek, így a 3.2. ábrán bemutatott rendszerterv alapján a detektorral közvetlenül kapcsolatban álló vonalak és alegységek galvanikusan leválasztásra kerültek. Az elektronikus szétválasztás szükségességét három indok támasztja alá:

- A front-end elektronika, illetve a mögöttes rendszerek (SIU és TTCrq áramkörök, LTU (L0 trigger- és Foglalt vonalakon keresztül), valamint a front-end elektronikát megtápláló külső tápegység) védelme szikrakisülés esetére.
- Érintésvédelmi szerepkör.
- A rendszerben kialakuló földhurok lehetőségének megszüntetése.

Két elektronikus áramkör galvanikusan csatolt, ha az áramkörök kapcsolásában található olyan villamosan vezető út, melynek kiinduló pontja és végpontja nem ugyanazon áramköri alegységen foglal helyet. Azon áramkörök, melyeknél a fenti feltétel nem áll fenn, galvanikusan leválasztottak.

A galvanikus leválasztást a villamos jel által hordozott információ nem elektromos paraméterként való továbbításával lehet elérni. A leggyakrabban alkalmazott megoldások a jel

- kapacitív módon (kondenzátorokon keresztül),
- induktív módon (transzformátoron keresztül),
- elektro-mágneses sugárzás (fény) formájában (fényemissziós hatást kihasználva)

történő továbbítása.

A leggyakrabban használt építő elemek a fényemissziós hatást kihasználó optikai csatolók. Az elérhető átütési szilárdság viszonylag magas (pl. 5 kV), felépítésükből adódóan egyen jel továbbítására is alkalmasak (a belső felépítés lényegi elemei tipikusan egy fotodióda-fototranzisztor pár). A sávszélesség növelése érdekében a gyártók a méret csökkentése mellett a fototranzisztor érzékenységét is növelik, mely kedvezőtlenné teszi annak alkalmazását sugár terhelt környezetben. A piacon kapható nagy sebességű eszközök felső határfrekvenciája 10–15 MBaud/s, mely a front-end elektronika által támasztott követelményektől elmarad.

A megfelelő átviteli sávszélesség elérésének érdekében az induktív elven működő alkatrészek kerülnek előtérbe. Az ilyen komponensek a digitális jelet az IC-n belül kialakított integrált transzformátoron keresztül, moduláción alapuló technika segítségével továbbítják. Ez az eljárás az eszközt érzéketlenné teszi a külső ionizáló sugárzással szemben, a modulációnak köszönhetően pedig robusztusan viselkedik külső statikus mágneses térrel terhelt környezetben is. A piacon található komponensek átütési szilárdsága azonos nagyságrendbe esik az optikai elven működő alkatrészekével, sávszélességük viszont eléri az akár 100 MBaud/s adatátviteli sebességet is.

A fent felsorolt érvek alapján a HPTD front-end elektronika esetén az induktív elven működő AVAGO ACML-74xx integrált áramkör család alkalmazása mellett döntöttem.

Az ACML-74-es sorozatához tartozó alkatrészeknél a tokozásán belül négy csatorna található, mely a méretéből adódóan gazdaságos megoldást nyújt több vonal egyidejű leválasztásához. A családon belül három alkatrész érhető el: 7400, 7410 és 7420, ahol az eltérő megnevezés a visszirányú csatornák számát jelöli.

A front-end áramkör esetén a detektor oldali kommunikáció párhuzamos adatbuszait 7400 típusú, míg az adatkiolvasás vezérlésére szolgáló jeleket 7410-es alkatrészekkel valósítottam meg.



4.3. ábra. Galvanikus leválasztás.

4.4. FPGA bemutatása

Az FPGA (*Field Programmable Gate Array*) kiválasztása kulcsfontosságú kérdéskör a HPTD detektor életciklusának tekintetében. Az ALICE kísérletben elhelyezett, a nyalábtól mindössze pár méter távolságra lévő elektronikák fokozott sugárterhelésnek vannak kitéve [13] [14] [15]. A nem hétköznapi környezet az elektronikai alkatrészeket fokozottan igénybe veszi, mely idővel öregedéshez és tönkremenetelhez vezethet. Azonban nem csupán hosszú távú meghibásodás léphet fel. A sugárveszélyes területen működő érzékeny analóg alkatrészek kimeneti jelei működés közben erősen zajjal terheltté válhatnak, digitális komponensek esetén akár a logikai érték megváltozása is bekövetkezhet. Az olyan érzékeny területeken, ahol mindössze egy-egy bit logikai értékének megváltozására a teljes berendezés helyesen történő működése kérdésessé válhat, fokozott kritériumok megfogalmazása válik szükségessé. Ilyen terület a berendezések működtetését végző processzorok program memóriája, vagy az FPGA áramkörök belső hálózatát tároló konfigurációs memóriacellák.

Az alacsony szintű adatgyűjtés vezérlését a front-end elektronikán elhelyezett FPGA áramkör végzi. A prototípus eszköz esetén így fontos szempont a kritikus komponensek sugárzás állóságának vizsgálata. Ugyanakkor nem célom a teljes berendezés, sugár terhelt környezetre történő felkészítése. Logikailag helyesnek tartottam azt a megközelítést, miszerint a piacon elérhető alkatrészek között a fejlesztés teljes szakaszát végigkísérő alkatrészcsalád kiválasztása alapvetően meghatározza a végső berendezés megbízhatóságát. Így a front-end elektronika egyik legkritikusabb alkatrészének, a folyamat vezérlését végző FPGA áramkör kiválasztásának esetén a következő elvárásokat fogalmaztam meg:

- Az eszközcsalád rendelkezzen sugár terhelt környezetbe szánt komponenssel.
- A fejlesztések során elérhető legyen a végső alkatrészhez hasonló, közel azonos tulajdonságokkal rendelkező ipari környezetre szánt helyettesítő alkatrész.
- Az eszközcsaládon belül az erőforrásokat illetően széles választék álljon rendelkezésre.
- A gyártó az iparban elismert szereplő legyen.
- A kiválasztott eszközcsalád rendelkezzen az elkövetkező 4–6 évre gyártói támogatással, ill. az alkatrész utánpótlás folyamatos legyen.

4.4.1. Sugárzás tűrésének mérőszámai

- Teljes Ionizációs Dózis (*Total Ionazing Dose (TID*)) Az anyagban ionizáló sugárzás által leadott összenergia, mely elősegíti az elektronikus alkatrészek hosszútávú tönkremenetelét. A TID egy integrális mennyiség, így az alkatrész teljes élettartalmára szokás vonatkoztatni. Ugyanakkor önmagában még nem teljes értékű jellemző, hiszen az energia időbeli eloszlásáról nem tartalmaz semmilyen információt. Mértékegysége [rad] vagy [gray vagy Gy], ahol 100 rad = 1 Gy. Definíció alapján 1 Gy = $1 \frac{J}{kg}$.
- Lineáris Energia Átadás (*Linear Energy Transfer (LET*)) A részecske által az anyagban megtett egységnyi úthossz alatt leadott energiának mérőszáma. Az értéket erősen befolyásolja az anyag sűrűsége. Mértékegysége $\left[\frac{\text{MeVcm}^2}{\text{m}\sigma}\right]$.
- **Részecskefluxus** (*Particle Flux (PF)*) Az egységnyi felületen egységnyi idő alatt áthaladó részecskék száma. A fluxus tehát a részecskék felületi és időbeli sűrűségét jellemzi, mely információt a TID-vel és LTE-vel kiegészítve az alkatrész öregedésére vonatkozó megkötésekre már előzetes becslés adható.
- Egyszeri Hibaesemény (Single Event Upset (SEU)) Amennyiben egy memóriacella közelében elhaladó részecske által gerjesztett töltéshordozók felhalmozódnak, a cellában tárolt logikai érték megváltozhat. Így a memória terület frissítése esetén már az új érték kerül rögzítésre. A SEU tehát általában nem fizikai, hanem logikai hibát generál. Adatmemória esetén az adat hihetőségét befolyásolja. Digitális rendszerek esetén a kritikus pont a rendszert működtető kódot tartalmazó terület sérülése, mely során a működés instabillá is válhat. Ez processzorok esetén a program memória, FPGA-t tartalmazó alkalmazások esetén a konfigurációt tároló cellák tartalmának sérülése esetén fordulhat elő.
- Egyszeri Kiülés (Single Event Latch Up (SEL)) A félvezető technikán alapú elektronikus eszközök belső felépítéséből adódóan parazita PN átmenetek is megjelennek, melyek bizonyos körülmények hatására normál aktív tartományba kerülhetnek. Egy-egy nagy energiás részecske az eszközön áthaladva ionizáláson keresztül többlet és kisebbségi töltéshordozókat generálhat, mely elegendő lehet a félvezető átmenet kinyitásához. Az aktív állapotba került komponens révén a fogyasztás megnő. Amennyiben az alkatrész tervezői nem biztosítottak megfelelő áram védelmet, ez akár a parciális energiasűrűség megnövekedése miatt az eszköz tönkremeneteléhez is vezethet. Áramkorlátozás esetén a jelenség

maradandó hibát nem okoz, de az eszköz átmenetileg működésképtelenné válik. A tápforrás megszüntetését követően az áramút megszakad, így az alkatrész karakterisztikája ismét az üzemi tartományba kerül. A SEL tipikus jelenség a CMOS technológián alapú eszközöknél, ahol mindkét tranzisztor nyitását követően közvetlen áramút jelenik meg a táp és a földsin között.

4.4.2. Egyes kísérletekre vonatkozó sugárterhelés

A jelenleg üzemelő rendszerrel szemben támasztott követelményeket a 4.2. táblázat foglalja össze.

Detektor	TID	$\Phi_{ m neutron}$ 1 MeV ekv.	Φ _{hadron} 1 MeV ekv.
	[rad]	$[n/cm^2]$	$[n/cm^2]$
TPC (belső oldal)	1600	$1,4 \cdot 10^{11}$	$1,5 \cdot 10^{11}$
TPC (külső oldal)	220	$4, 4 \cdot 10^{10}$	$4,5{\cdot}10^{10}$
TRD	180	$2,5{\cdot}10^{10}$	$2,\!6\!\cdot\!10^{10}$
TOF	120	$1,\!9\!\cdot\!10^{10}$	$2,0{\cdot}10^{10}$
HMPID	50	$1,7{\cdot}10^{10}$	$1,7{\cdot}10^{10}$
VHMPID*	50^{*}	$1,7{\cdot}10^{10^*}$	$1,7{\cdot}10^{10^*}$

4.2. táblázat. A 10 évre integrált sugárterhelés az egyes aldetektoroknál [14].
* Az eredeti forrásban a VHMPID-re vonatkozó adatok nem szerepeltek. A VHMPID hozzávetőlegesen azonos távolságra lesz elhelyezve, mint a HMPID detektor, így az elektronikákkal szemben támasztott követelmények is megegyeznek. A HPTD detektor közvetlen a VHMPID körül helyezkedik el, így azonos környezeti terhelésnek lesz kitéve.

A 4.2. táblázatban összefoglalt értékek a VHMPID installálása után növekszenek (az LHC nagyobb energiákon fog üzemelni). A pontos értékek ismeretéhez szimulációs eredményekre van szükség, melyek a diplomatervezés ideje alatt nem álltak rendelkezésre. A HPTD detektor esetén a Teljes Ionizációs Dózis várhatóan 5 kRad érték alatt marad³.

4.4.3. FPGA típusok osztályozása

A 4.4. fejezetben megfogalmazott pontokra alapozva a legérzékenyebb terület mentén osztályoztam az egyes termékeket. A konfigurációt tároló memória alapján

 $^{^{3}\}mathrm{A}$ 4.4.4. fejezetben a megfelelő FPGA kiválasztása során az 5 kRad TID-t, mint felső korlátot vettük figyelembe.

három főbb FPGA típus kerül előtérbe:

- SRAM alapú eszközök,
- FLASH technológiával készülő alkatrészek és
- ANTIFUSE elven programozott termékek.

SRAM konfiguráció

Az SRAM alapú eszközök esetén a konfigurációt SRAM cellák őrzik. Ezen eszközöket tipikusan a táp megjelenését követően külső vagy belső programozó (*Boot*) áramkör segítségével kerülnek felkonfigurálásra. Az egyes SRAM cellák átírásához a többi kategóriánál jóval alacsonyabb energia elegendő, mely tulajdonság sugártűrés szempontjából kritikus: az áramkörön áthaladó töltött részecskék egy-egy bitet átbillenthetnek, mely a konfigurációs memória esetén abnormális működéshez vezethet. Az áramkör újraindítását követően az egység újra normál üzemmódban használható. Bár egyes gyártók (pl. Xilinx) kínálnak sugár terhelt környezetbe szánt SRAM alapú termékeket, azok ionizáló dózissal szembeni ellenállását tipikusan memóriatöbbszörözéssel (tehát nem anyagi jellemzőkkel) érik el. SRAM alapú eszközök esetén a konfigurációt hosszútávon megőrző külső memóriának minden esetben sugárzásállónak kell lennie.

FLASH konfiguráció

A Flash alapú FPGA-k esetén a konfigurációt flash technológiával készült memóriacellák őrzik. A kialakításnak köszönhetően az egyes bitek átírásához nagyobb energiára van szükség, mint az SRAM alapú eszközök esetén. Az ilyen technológiával készült elemek kb. 5–10 kRad ionizáló dózisig ellenállóak, mely ideálisnak tekinthető a HPTD detektor esetén [13]⁴, [19]⁵.

ANTIFUSE konfiguráció

Az Antifuse technológia egy különleges anyagtechnológiai eljáráson alapul. Az antifuse eszközök esetén az egyes logikai kapcsolatok programozása az azt tároló oxid réteg fázisának megváltoztatásán keresztül történik, mely befolyásolja annak

 $^{^{4}\}mathrm{A}$ [13]-ban ismertetett tesztek alapján a ProAsic+ típusú alkatrész 20kRad/h rátával történő besugárzás mellett 12kRad TID-nál átmenetileg meghibásodott. A ProAsic+ család újgenerációs változata a ProAsic3.

⁵A [19]-ban 40kRad-ig sikeresen teszteltek egy ProAsic3 típusú alkatrészt.
elektromos paramétereit. Az íráshoz a felsorolt technológiákhoz képest jóval nagyobb energiasűrűségre van szükség, mely az alkatrészt ellenállóvá teszi akár 300 kRad dózisig is. Ezeket az alkatrészeket tipikusan űrtechnológiai alkalmazásokban, illetve erősen sugárterhelt környezetbe szánt eszközökben használják. Ennek megfelelően anyagi vonzata jelentős.⁶.

4.4.4. A kiválasztott FPGA típus ismertetése

A 4.4.2. és 4.4.3. fejezetek alapján egy FLASH technológiával készült alkatrész család került előtérbe. Az ACTEL cég által gyártott ProAsic3 széria rendelkezik a következő paraméterekkel:

- Széles választék áll rendelkezésre az alkatrész családon belül a memória méretetés elemi építőelemek számát illetően: ProAsic3E alcsaládon belül 108 kbit– 504 kbit memória, illetve 13824–75264 VersaTile-ok (D flip-flop).
- A flash technológiának köszönhetően limitált ionizáló dózisig sugártűrő [13].
- A család rendelkezik az ipari felhasználásra szánt alkatrészek mellet sugárzás tűrő (valamint lábkompatibilis) alkatrészekkel is: az RT3PE600L alkatrész az A3PE600L sugázástűrő változata.
- Memória méretben és tokozásban optimális⁷ áramkör készíthető, mely illeszkedik a HPTD modulok által támasztott követelményekhez: 108 kbit memória, valamint PQ208 tokozás.

Jelen diplomamunkában tárgyalt prototípus áramkör esetén a <u>ProAsic3E A3PE600</u> komponens került felhasználásra.

Memória

Az 1.2.4. fejezetben bemutatott HPTD detektorról leolvasandó bináris adatmennyiség egyetlen esemény esetén 10000 bit négyzetméterenként. A front-end elektronika kapacitását úgy választottam meg, hogy az alkalmas legyen tipikusan 20 esemény átmeneti tárolására. Így a nyers adatmennyiség 200000 bit.

A ProAsic3E A3PE600 FPGA belső RAM memóriája szegmentált. Az áramkörön összesen 24 két-portos memóriablokk kapott helyet melyek egyenként 4608 bit

⁶Egy 2012-es árajánlat alapján az Actel RT széria egyetlen alkatrésze 10 000 USD értékű.

⁷Az optimális kifejezés alatt a magas kihasználtságot értettük.

egyidejű tárolására alkalmasak. Így a maximális memória kapacitás (leszámítva az univerzális elemekből felépíthető memória blokkokat) 108 kbit. A kiválasztott áramkör memória mérete így a nyers adatok tárolása szempontjából előnytelennek tűnhet, ugyanakkor a detektorokon megjelenő tipikus bit-patternek ismeretében az elrendezés optimalizálható.

Az egy-egy eseményhez rendelhető bitminta telítettsége ugyanis viszonylag alacsony. A Wigner Fizikai Kutatóközpontban korábban végzett szimulációk alapján a detektoron megjelenő adatfolyamban a logikai 1 – logikai 0 értékek aránya 10% körüli. Éppen ezért tömörítő algoritmus implementálása mellett döntöttünk, mely csökkenti a tárolandó, valamint továbbítandó adatok mennyiségét. A [12]-ben bemutatott és implementált algoritmus felhasználásával így a kiválasztott FPGA gazdaságos megoldást nyújt 40 esemény egyidejű letárolásához.

A két-portos megoldás előnye, hogy az események kezelésének szempontjából a detektor oldali beolvasás és a SIU oldali adattovábbítás elkülöníthető.

Ki- és bemeneti blokkok

Az FPGA ki- és bemenetei ún. BANK-okba vannak csoportosítva. A kiválasztott FPGA-n összesen 8 BANK található. Minden egyes BANK dedikált tápfeszültség bemenettel rendelkezik, így lehetőség nyílik eltérő feszültségtartományban működő részáramkörök összehangolására is (pl. 5V-os és 3.3V-os perifériák illesztése).

A ki- és bemenetek többféle standardot is támogatnak (pl. LVCMOS, LVDS, stb.), valamint a feladat szempontjából egy I/O pont szolgálhat bemenetként (pl. L0 trigger bemenet), kimenetként (pl. Foglalt kimenet) vagy kétirányú vonalként (pl. SIU adatbusz) is.

Órajel hálózat

Az ACTEL ProAsic3E FPGA család termékeiben összesen hat darab ún. Órajel Kondicionáló Egység⁸ található. Az egyes blokkok funkciói a felhasználó által programozhatóak, így lehetőség van többek között:

- a beérkező órajel újrakondicionálására, azaz újraformálására,
- a beérkező jel frekvenciájának leosztására,
- a beérkező jel frekvenciájának többszörözésére,

⁸Az angol megnevezés Clock Conditioning Circuit.

- az órajelbe fázistolás beiktatására, valamint
- a belső órajel hálózat egyes szegmenseinek meghajtására.

Az FPGA valamint a fő órajelet biztosító oszcillátor elvi elrendezése a 4.4. ábrán látható.



4.4. ábra. Kapcsolat a külső oszcillátor valamint a ProASIC3E A3PE600 típusú FPGA között.

Tokozás

A kiválasztott FPGA PQ208 tokozású verziója került felhasználásra. A döntést az alábbiak szerint hoztam meg:

- Az alkalmazás szempontjából magas kihasználtság érhető el: 130/152 I-O vonal (85.5% kihasználtság).
- A 0.5 mm-es lábtávolság még nem követel meg különleges gyártástechnológiai eljárást.
- A BGA kivitellel ellentétben a legyártott prototípus optikai úton ellenőrizhető valamint szükség esetén az elektromos kapcsolat könnyen mérhető is.

A ProAsic3E családban minden alkatrész hat darab órajel illesztő alegységet tartalmaz. Lényegi eltérés az alkatrész PQ208 variánsa esetén a többi tokozással szemben, hogy a hat perifériából mindössze kettő tartalmaz PLL funkciót. Így a külső oszcillátor kimenetét egy dedikált bemenetre csatlakoztattam, mely képes effektíven meghajtani a PLL funkcióval ellátott órajel illesztők egyikét.

4.5. Nyomtatott huzalozású lemezek tervezése

A nyomtatott huzalozású lemezek tervezésének első lépése a rétegrend meghatározása, mely az áramkör komplexitásához lett igazítva.

4.5.1. Hullámimpedancia fogalmának bevezetése

A hullámimpedancia elméleti alapjaival többek között a [20] szakirodalom is foglalkozik. A diplomamunkám keretein belül csak az elengedhetetlen fogalmak kerülnek ismertetésre.

Az elemi szakaszra jutó feszültség esés, illetve az elemi szakaszon átfolyó áram könnyedén kifejezhető:

$$-\frac{\partial u(x,t)}{\partial x} = Ri(x,t) + L\frac{\partial i(x,t)}{\partial t},$$
(4.2)

$$-\frac{\partial i(x,t)}{\partial x} = Gu(x,t) + C\frac{\partial u(x,t)}{\partial t}.$$
(4.3)

A (4.2) egyenletet a hely szerint deriválva a következő kifejezést kapjuk:

$$-\frac{\partial^2 u(x,t)}{\partial x^2} = R \frac{\partial i(x,t)}{\partial x} + L \frac{\partial}{\partial x} \frac{\partial i(x,t)}{\partial t}.$$
(4.4)

Behelyettesítve a (4.3) egyenletet a (4.4) kifejezésbe,

$$-\frac{\partial^2 u(x,t)}{\partial x^2} = R(-Gu(x,t) - C\frac{\partial u(x,t)}{\partial t}) + L\frac{\partial}{\partial x}\frac{\partial i(x,t)}{\partial t}$$
(4.5)

alakra jutunk, aminek második fele egyben a (4.3) egyenlet idő szerinti parciális deriváltjával helyettesíthető.

$$-\frac{\partial^2 u(x,t)}{\partial x^2} = R(-Gu(x,t) - C\frac{\partial u(x,t)}{\partial t}) + L(-G\frac{\partial u(x,t)}{\partial t} - C\frac{\partial^2 u(x,t)}{\partial t^2}.$$
 (4.6)

Rendezve a kapott kifejezést,

$$\frac{\partial^2 u(x,t)}{\partial x^2} = RGu(x,t) + (RC + LG)\frac{\partial u(x,t)}{\partial t} + LC\frac{\partial^2 u(x,t)}{\partial t^2}$$
(4.7)

egyszerűsített alakra jutunk. A komplex frekvencia tartományba áttérve a Fouriertranszformáció segítségével,

$$\frac{\partial^2 U(x)}{\partial x^2} e^{j\omega t} = RGU(x)e^{j\omega t} + (RC + LG)(j\omega)U(x)e^{j\omega t} + LC(j\omega)^2 U(x)e^{j\omega t}$$
(4.8)

komplex egyenletet kapjuk. Itt kihasználtuk, hogy az idő szerinti deriválás a Fouriertranszformáció hatására egy algebrai műveletre, $j\omega$ -val való szorzásra egyszerűsödik. Rendezzük az így kapott kifejezést.

$$\frac{\partial^2 U(x)}{\partial x^2} = [RG + (RC + LG)(j\omega) + LC(j\omega)^2]U(x), \qquad (4.9)$$

$$\frac{\partial^2 U(x)}{\partial x^2} = \underbrace{(R + j\omega L)(G + j\omega C)}_{\gamma^2} U(x). \tag{4.10}$$

Vezessük be a γ csillapítási együttható fogalmát.

$$\frac{\partial^2 U(x)}{\partial x^2} = \gamma^2 U(x). \tag{4.11}$$

A kapott másodrendű homogén differenciálegyenlet megoldását hullámfüggvény formájában keresve

$$U(x) = U_0^+ e^{-\gamma x} + U_0^- e^{\gamma x}$$
(4.12)

kifejezés adódik, ahol U_0^+ az x tengely pozitív irányába, U_0^- azzal ellentétesen haladó hullámot jelöli. Az áram ebből már kifejezhető:

$$I(x) = \frac{G + j\omega C}{R + j\omega L} (U_0^+ e^{-\gamma x} - U_0^- e^{\gamma x}), \qquad (4.13)$$

ahol

$$Z_0 = \sqrt{\frac{R + j\omega L}{G + j\omega C}} \tag{4.14}$$

az ún. hullámimpedancia. Jól látható, hogy a hullámimpedancia komplex mennyiség. Definíció szerint

$$Z_0 = \frac{U_0^+}{I_0^+} = \alpha + j\beta.$$
(4.15)

Az adott geometriából és anyagi jellemzőkből számított koncentrált paramétereket a (4.14) egyenletbe behelyettesítve megkapjuk a hullámimpedancia aktuális értékét.

4.5.2. Az áramkör rétegrendje

Az áramkör rétegrendjét a 4.3. táblázat foglalja össze.

Figyelembe véve a vezetékek (tipikus) geometriai paramétereit a külső jelrétegeken elhelyezett vezetékek hullámimpedanciája a

$$Z_0 = \frac{87}{\sqrt{1.41 + \epsilon_r}} \ln(\frac{5.98d}{0.8w + h})$$
(4.16)

képlet[21]⁹ alapján $Z_0 \simeq 96$ ohm érték adódik, ahol ϵ_r a relatív permittivitás, d a vezeték és tápréteg közötti távolság, w a huzalszélesség és h a jelréteg rézvastagsága.

 $^{^{9}\}mathrm{Az}$ is mertetett képletet IPC szabvány is rögzíti.

Megnevezés	Vastagság	Felhasználás
Forrasztásgátló lakk	-	Mechanikai és elektromos védelem
Felső jelréteg	$18\mu{ m m}$	Főképp jelvezetékek és alkatrészek
Prepreg	$2 \cdot 180 \mu \mathrm{m}$	Elektromos szigetelés
Tápréteg	$35\mu{ m m}$	Osztott tápréteg (öt különböző részáramkör)
Mag	$1.55\mathrm{mm}$	Elektromos szigetelés és mechanikai erősítés
Földréteg	$35\mu{ m m}$	Osztott földréteg (kis- és nagyfeszültségű oldal)
Prepreg	$2{\cdot}180\mu{\rm m}$	Elektromos szigetelés
Alsó jelréteg	$18\mu{ m m}$	Főképp jelvezetékek és alkatrészek
Forrasztásgátló lakk	_	Mechanikai és elektromos védelem

4.3.	táblázat.	А	nyomtatott	huzalozású	lemez	rétegrend	je
			•/				

4.5.3. Alkalmazott hullámimpedanciás lezárások

A 4.5.1. fejezetben bevezetett hullámimpedancia nagysebességű adatbuszok esetén¹⁰ fontos szereppel bír. Érdemes megvizsgálni a 4.12. egyenletben bevezetett $U^$ és U^+ hullámok arányát az x = 0 pontban azaz a távvezeték végén. Ebben a pontban a feszültség és az áram aránya törvényszerűen ki kell, hogy adja a lezárás ellenállását, azaz

$$Z_{lezaras} = \frac{U(x=0)}{I(x=0)} = \frac{U_0^+ e^{-\gamma x} + U_0^- e^{\gamma x}}{I_0^+ e^{-\gamma x} + I_0^- e^{\gamma x}} = Z_0 \frac{1 + \frac{U_0}{U_0^+}}{1 - \frac{U_0^-}{U_0^+}},$$
(4.17)

ahol

$$\Gamma = \frac{U_0^-}{U_0^+} \tag{4.18}$$

kifejezi a visszavert és beeső hullámok arányát. Ez az ún. reflexiós tényező, mely a 4.17. képlet átrendezésével kifejezhető a hullámimpedancia és a lezárás értékének felhasználásával:

$$\Gamma = \frac{Z_{lezaras} - Z_0}{Z_{lezaras} + Z_0}.$$
(4.19)

Mivel a hullámimpedancia komplex mennyiség, így a reflexiós tényező is kifejezhető $\Gamma = re^{j\omega}$ alakban. A továbbiakban a fázisfogató hatástól eltekintünk. Három tipikus esetet érdemes megvizsgálni:

- 1. $Z_{lezaras} = 0$, azaz rövidzár esetén r = -1,
- 2. $Z_{lezaras} \rightarrow \infty,$ azaz szakadás esetén $\lim_{Z \rightarrow \infty} r = 1,$ míg

¹⁰Pontosabban olyan esetekben, ahol a jelváltás sebessége jelentős, azaz $\frac{\partial}{\partial t}$ értéke összemérhető a jelterjedés idejével.

3. $Z_{lezaras} = Z_0$ esetén r = 0 adódik.

Az (1)-(2) esetekben a lezárás illesztetlen, míg a (3)-ik esetben hullámimpedanciás illesztést valósítottunk meg. Fontos kiemelni a (2) esetet, mely megfeleltethető egy integrált áramkör nagy impedanciás bemenetével.

A 4.5. ábrán a detektor oldali vonalak esetén alkalmazott hullámimpedanciás lezárás típusok elvi elrendezése látható.



4.5. ábra. Az alkalmazott hullámimpedanciás illesztés topológiák: (a) soros illesztés;
(b) párhuzamos RC illesztés.

A 4.5. a. diagram egy generátor oldali soros lezárást illusztrál. A digitális integrált áramkörök kimenete első közelítésben¹¹ helyettesíthető egy ideális jelgenerátorral (az ábrán *Gen.* felirattal jelölt), valamint egy belső generátor ellenállással (R_{belso}). A vezeték hullámimpedanciáját jelöljük Z_0 -val. A vevő oldalon a vonalat az integrált áramkör nagy impedanciás bemenete "zárja le", melyet jó közelítéssel modellezhetünk szakadással (azaz r=1). Amennyiben a meghajtó áramkör feszültség szintje megváltozik, a vezetéken a 4.5.1. fejezetben ismertetett módon egy pozitív hullám halad végig, melyet U^+ jelöl. A bemenetet elérve a hullám visszaverődik $U^- = rU^+$ amplitúdóval. A vezeték végén a feszültség érték így

 $^{^{11}}$ Valójában a kimenet dinamikája eltérő logikai magas és alacsony szintek esetén, melyet első körben elhanyagolunk.

 $U = U^+ + U^- = (1 + r)U^+ = 2U^+$. A visszavert U^- hullám a meghajtó áramkör kimenetét elérve a föld felé $R = R_{belso} + R_{illesztes}$ ellenállással van lezárva. Amennyiben teljesül a

$$Z_0 = R_{belso} + R_{illesztes} \tag{4.20}$$

feltétel, a negatív hullámra vonatkozó reflexiós tényezőre

$$r = 0 \tag{4.21}$$

eredmény adódik. Így az U^- hullám nem reflektálódik és a rendszerben kialakuló áram és feszültség szintek stabilizálódnak.

Soros lezárás alkalmazásánál figyelembe kell venni az elrendezés topológiáját. Több bemenet együttes bekötése esetén ugyanis a beeső hullám minden egyes bemenetnél reflektálódik, ami az azt összekötő vezeték szakaszok hosszától függően a jelalakot erősen torzíthatja. Néhány speciális elrendezéstől eltekintve csak pont-pont kapcsolat esetén célszerű soros illesztést alkalmazni.

A 4.5. b. diagram egy bemeneti oldali RC lezárást mutat be. A meghajtó kimenete ebben az esetben illesztetlen, míg a vevő közvetlen bemenetén (vagy attól tovább vezetve, ahogy az ábra is mutatja) egy soros RC tag található. Az elvi működés a következő:

A kimenet jelváltását követően egy U^+ feszültség hullám halad végig a vezetéken. A szakadással helyettesíthető bemenet a hullámterjedés szempontjából lényegtelen, ha a vezeték nem ér véget. Az U^+ hullám a lezáró szakaszon továbbhaladva eléri az $R_{illesztes}$ ellenállást. A $C_{illesztes}$ kapacitás váltakozó szempontból rövidzárnak tekinthető. Amennyiben teljesül a

$$Z_0 = R_{illesztes} \tag{4.22}$$

feltétel, a visszavert hullám amplitúdója $U^- = rU^+ = 0$ -ra adódik. Tehát a párhuzamos illesztés visszaverődés nélkül képes stabilizálni a jelszinteket.

Fontos megjegyezni azonban, hogy a párhuzamos lezáró ellenállás egyenáramú szempontból terhelésnek számít, így adatbuszok esetén jelentősen megnöveli az áramkör fogyasztását. Éppen ezért célszerű a lezáró ellenállással sorosan egy kapacitást is elhelyezni, mely a tranziensek lecsengését követően egyenáramú szempontból szakadással modellezhető. A kapacitás értékét célszerű

$$C = \frac{T_r}{2.2Z_0} \tag{4.23}$$

alapján megválasztani [17], ahol T_r a jel felfutási idejét jelöli.

4.5.4. A párhuzamos buszok kiegyenlítése

A párhuzamos adatbuszok esetén törekedtem az összetartozó adatvonalak hosszának kiegyenlítésére. Bár mind a trigger, az adatgyűjtő rendszer és a detektor felé történő kommunikáció szinkron (órajellel vagy beíró jellel vezérelt), az időzítések összehangolása segíti a jelek FPGA-n történő együttes kezelését. A kiegyenlítés illusztrációja a 4.6. ábrán látható.



4.6. ábra. A jelterjedés idejének kiegyenlítése párhuzamos buszok esetére.

A kiegyenlítéssel párhuzamosan igyekeztem az áramkör által keltett elektromágneses zajok¹² csökkentésére is. A detektor és SIU oldali kommunikáció sebessége (órajel frekvenciája) ismert. A továbbiakban az adatvonalak mindegyikén logikai 1– logikai 0 periodikus jelet feltételezek. Amennyiben az órajelet periodikus jelként kezeljük¹³, a Fourier-sorfejtés segítségével felírható annak közelítő függvényét:

$$\hat{f}(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} \left[a_n \cos(n\omega_0 t) + b_n \sin(n\omega_0 t) \right] \to f(t)$$
 (4.24)

ahol a_0 , a_n és b_n együtthatók, n index, ω_0 alap körfrekvencia és t az idő, továbbá

$$a_n = \frac{1}{\pi} \int_0^{2\pi} f(t) \cos(\omega_0 t) dt$$
(4.25)

$$b_n = \frac{1}{\pi} \int_0^{2\pi} f(t) \sin(\omega_0 t) dt$$
 (4.26)

A 4.24. képlet alapján a jel diszkrét felharmonikusainak frekvenciája az alapfrekvencia egész számú többszörösei $(f_n = n 2\pi f_0)$. Páratlan függvény esetén a jel előállítható tisztán szinuszok összegeként $(a_n=0)$.

¹²A szakirodalomban EMI (*Electromagnetic Interference*) néven ismert témakör, melyre vonatkozó követelményeket szabványok fogalmazzák meg.

¹³Valójában az órajel blokkokba csoportosítva jelenik meg az fizikai vonalakon, így a jel nem tisztán periodikus, spektruma pedig folytonos.

Alapfrekvencia	N. harm.	Frekvencia	λ	$\lambda/2$	$\lambda/4$
40 MHz	1.	$40 \mathrm{~MHz}$	$500~{ m cm}$	$250\mathrm{cm}$	$125\mathrm{cm}$
	2.	$120 \mathrm{~MHz}$	$166~{ m cm}$	$83\mathrm{cm}$	$41,\!5\mathrm{cm}$
	3.	$200 \mathrm{~MHz}$	$100\mathrm{cm}$	$50\mathrm{cm}$	$25\mathrm{cm}$
	4.	$280 \mathrm{~MHz}$	$71,\!5\mathrm{cm}$	$35,7\mathrm{cm}$	$17,9\mathrm{cm}$
	5.	$360 \mathrm{~MHz}$	$55\mathrm{cm}$	$27{,}5\mathrm{cm}$	$13,7\mathrm{cm}$
$50 \mathrm{MHz}$	1.	$50 \mathrm{~MHz}$	$400\mathrm{cm}$	$200\mathrm{cm}$	$100~{ m cm}$
	2.	$150 \mathrm{~MHz}$	$133\mathrm{cm}$	$66\mathrm{cm}$	$33\mathrm{cm}$
	3.	$250 \mathrm{~MHz}$	$80\mathrm{cm}$	$40\mathrm{cm}$	$20~{ m cm}$
	4.	$350 \mathrm{~MHz}$	$57\mathrm{cm}$	$28\mathrm{cm}$	$14\mathrm{cm}$
	5.	$450 \mathrm{~MHz}$	$44\mathrm{cm}$	$22\mathrm{cm}$	$11\mathrm{cm}$

4.4. táblázat. Felharmonikusok számítása tiszta négyszögjel esetére. A λ (hullámhossz) paraméter meghatározásánál a jel terjedési sebességének rézvezeték esetére ismert mérőszámát alkalmaztuk: v₀=2·10⁸ m/s.

A kisugárzott teljesítmény csökkentésének érdekében az első öt harmonikust figyelembe véve, mind a detektor oldali adatvonalak, mind a SIU áramkörhöz tartozó adatbusz vezetékek hossza a 4.4. táblázatban felsorolt fél és negyedhullámhosszak értékétől eltérően lettek meghatározva.

4.6. Az FEE térbeli elrendezése

4.6.1. Geometriai megkötések

A front-end elektronika elrendezésének meghatározásakor a következő követelményeket fogalmaztam meg:

- Az áramkör ne legyen szélesebb a SIU áramkör hosszánál.
- A magas alkatrészek (1 cm nagyságrend), így a SIU és TTCrq áramkörök ugyanarra az oldalra kerüljenek.
- A tápáramkör jól lokalizált legyen, valamint azt adatvezetékek ne keresztezzék.
- A galvanikusan leválasztott részegységek fizikailag is elkülönüljenek.

A kialakított front-end elektronika geometriai méreteit a fent megfogalmazott pontok alapján határoztam meg, melyet a 4.5. táblázatban foglaltam össze.

Megnevezése	Érték	Mértékegység
Kártya szélessége	152	mm
Kártya hosszúsága	166	mm
Kártya vastagsága	$2,\!376$	mm
Legkisebb furatátmérő	$0,\!15$	mm
Legnagyobb furatátmérő	3,3	mm
Legkisebb huzalszélesség	$0,\!15$	mm

4.5. táblázat. A front-end elektronika fizikai paraméterei.

Az elkészült tervek alapján az áramkör csatlakozóinak elvi kialakítása a 4.7. ábrán látható.



4.7. ábra. A front-end elektronika csatlakozóinak elrendezése (nem méretarányos ábrázolás): (a) – nyugati oldal, (b) – északi oldal, (c) – keleti oldal, (d) – déli oldal.

5. fejezet

Összefoglalás és kitekintés

A diplomaterv első fejezetében röviden bemutatásra került az ALICE kísérlet felépítése és célkitűzései. A részecskefizikai detektorok csoportosítását követően részletesebben foglalkoztam a TPC detektorral, valamint kitértem a VHMPID és HPTD aldetektorok ismertetésére is.

A második fejezetben összefoglaltam az ALICE-ban használt – a HPTD detektor szemszögéből releváns – trigger és adatgyűjtő rendszerhez kapcsolódó fogalmakat.

A harmadik fejezetben egy rendszerterv felállítása mellett döntöttem. Először meghatároztam az FEE feladatait a HPTD detektor moduljainak szemszögéből, majd a front-end elektronika egyes funkcióit részegységekbe tagoltam.

A negyedik fejezet bemutatja az egyes részegységek elvi szinten történő részletes kidolgozását, majd rátér a nyomtatott huzalozású lemezek tervezésének ismertetésére. Az áramkör térbeli kialakítása is bemutatásra került.

Az elkészült áramköri rajzolatok (lásd. Függelék) alkalmasak az első prototípus áramkör legyártására. A 2013. március 24-én – az "*ALICE Collaboration Board Meeting*"-en – született döntés értelmében, a VHMPID és HPTD detektorok kísérletbe történő beépítése határozatlan idejű halasztásra került. Így a diplomamunkám által tárgyalt front-end elektronika a magas költségvonzata miatt egyenlőre nem került legyártásra.

Az áramkör összeszerelését követően lehetőség nyílik majd a [12]-ben ismertetett firmware valós hardveren történő tesztelésére és továbbfejlesztésére. A funkcionális tesztelést egy labor környezetben összeállított kísérleti elrendezésre felhasználásával fogjuk elvégezni, melyet a végső kialakításhoz hasonlóan CCC kamrákból állítunk össze. A hardver–firmware együttes tulajdonságait többek között sugárzásállóság szempontjából is külön vizsgálni fogjuk.

Köszönetnyilvánítás

Ezúton szeretnék köszönetet mondani Pilászy Györgynek, aki az elmúlt években konzulensemként kiemelkedő módon segítette munkámat.

Szeretném megköszönni Hamar Gergőnek, hogy a közös munkán keresztül bevezetett a kutatás-fejlesztés világába, valamint hogy mindig készségesen támogatta és segítette munkámat illetve szakmai fejlődésemet.

Köszönöm Barnaföldi Gergely Gábornak, Bencze Györgynek, Dénes Ervinnek, Varga Dezsőnek és Monostori Balázsnak, hogy támogatásukkal lehetőségem nyílt jelen diplomamunka elkészítésére.

Továbbá szeretném megköszönni az ALICE-Budapest és REGARD kutatócsoportok összes tagjának az együttműködést és a teljes körű támogatást.

Irodalomjegyzék

- [1] CERN Accelerator Complex, http://public.web.cern.ch/public/en/research/AccelComplex-en.html, 2012.04.01., 17:34
- [2] C. Fabjan, J. Schukraft, "The story of ALICE: Building the dedicated heavy ion detector at LHC", The Large Hadron Collider: A marvel technology, EPFL-Press Lausanne, Switzerland, 2009.
- [3] European Laboratory for Particle Physics, "Letter of Intent A Very High Momentum Particle Identification Detector (VHMPID) for ALICE", 2012.
- [4] ALICE Budapest coopert hivatalos weblapja, http://alice.kfki.hu, 2012. 03. 31., 18:41
- [5] REGARD (RMKI-ELTE Gaseous detector Research and Development) cooport hivatalos weblapja, http://regard.kfki.hu, 2012. 04. 03., 22:31
- [6] D. Varga, G. Hamar, G. Kiss, "Asymmetric Multi-Wire Proportional Chamber with reduced requirements to mechanical precision", Nuclear Instruments and Methods in Physics Research A, 648, pp. 163 – 167., 2011.
- [7] Kiss Gábor, "Sokszálas proporcionális kamrák fejlesztése részecskefizikai detektorokhoz", B.Sc. diplomamunka, Eötvös Loránd Tudományegyetem, Budapest, 2010.
- [8] M. Bombara, "ALICE trigger system for newcomers", 2008., http://www.ep.ph.bham.ac.uk/twiki/bin/view/ALICE/AliceTrigger Introduction, 2013. 05. 07., 21:37

- [9] ALICE Collaboration, "Trigger, Data Acquisition, High Level Trigger, Control System Technical Design Report", Alice Technical Design Report, ALICE-DOC-2004-001 v.2, 2004.
- [10] G. Rubin, C. Soós, "Hardware guide for front-end designers/ALICE detector data link vers. 2.4", ALICE Internal note/DAQ, 2007.
- [11] P. Moreira, "TTCrq manual", 2005., http://proj-qpll.web.cern.ch/proj-qpll/images/manualTTCrq.pdf, 2012.05.14., 10:05
- [12] Monostori Balázs, "FPGA interfész fejlesztése HPTD detektorhoz", B.Sc. diplomamunka, Budapesti Műszaki és Gazdaságtudományi Egyetem, 2012.
- [13] E. Dénes, A. Fenyvesi, A. Hirn, A. Kerék, T. Kiss, J. Molnár, D. Novák, C. Soós, "ALICE DDL Radiation Tolerance Tests for the FPGA Configuration Loss", 2004., http://alice-proj-ddl.web.cern.ch/alice-proj-ddl/radtol/doc/ DDLRadtolTests_LECC2004.pdf, 2012. 04. 22., 13:28
- [14] E. Dénes, A. Fenyvesi, A. Hirn, A. Kerék, T. Kiss, J. Molnár, D. Novák, C. Soós, T. Tölyhi, P. VandeVyvre, "Radiation Tolerant Source Interface Unit for the ALICE Experiment", 2005., http://alice-proj-ddl.web.cern.ch/alice-proj-ddl/radtol/doc/ DDLRadtolTests_LECC2004.pdf, 2012. 04. 22., 13:29
- [15] E. Dénes, A. Fenyvesi, E. Futó, A. Kerék, T. Kiss, J. Molnár, D. Novák, C. Soós, T. Tölyhi, P. VandeVyvre, "Radiation Tolerance Qualification Tests of the Final Source Interface Unit for the ALICE Experiment", 2006., http://alice-proj-ddl.web.cern.ch/alice-proj-ddl/radtol/doc/ LECC2006_AliceRadtolArticle.pdf, 2012. 04. 22., 13:30
- [16] D. Long Texas Instruments, "SLLA311 Considerations for PCB Layout and Impedance Matching Design in Optical Modules", 2011., http://www.ti.com/lit/an/slla311/slla311.pdf, 2013.04.18., 22:12
- [17] R. Relner Texas Instruments, "SPRAAK6 Common Trace Transmission Problems and Solutions", 2007., http://www.ti.com/lit/an/spraak6/spraak6.pdf, 2013. 05. 01., 21:59

- [18] R. Lietava, "The ALICE experiment, A Large Ion Collider Experiment", University of Birmingham, 2010., http://www.ep.ph.bham.ac.uk/general/seminars/slides/ roman-lietava-170310.pdf, 2013. 05. 01., 23:13
- [19] K. Avery, J. Fenchel, J. Mee, W. Kemp, R. Netzer, D. Elkins, B. Zufelt, D. AlexanderTotal, "Dose Test Results for CubeSat Electronics", Aberdeen, 2011., http://www.cosmiacpubs.org/pubs/TDTRCE.pdf, 2013. 05. 01., 23:38
- [20] Dr. Zombory László, "Elektromágneses terek", pp. 12-141., Műszaki Kiadó, 2008.
- [21] The Institute for Interconnecting and Packaging Electronic Circuits, "IPC-D-317A – Design guidelines for electronic packaging utilizing high-speed techniques", 5.5.1.2 fejezet/5.32 képlet., Illinois, 1995.

Jelölések és rövidítések

- **CERN** European Organization for Nuclear Research
- LHC Large Hadron Collider
- **PS** Proton Synchrotron
- **SPS** Super Proton Synchrotron
- ATLAS A Toroidal LHC Aparatus
- **CMS** Compact Muon Solenoid
- LHCb Large Hadron Collider-beauty
- **ALICE** A Large Ion Collider Experiment
- **TPC** Time Projection Chamber
- $\mathbf{p_T}$ Transverse Momentum
- **VHMPID** Very High Momentum Particle Identification Detector
- **HPTD** High P_T Trigger Detector
- ALICE–BP ALICE–Budapest kollaboráció
- **REGARD** RMKI-ELTE Gaseous Detector Research and Development
- **CCC** Close Cathode Chamber
- **CTP** Central Trigger Processor
- **TTC** Trigger, Timing and Clock
- LTU Local Trigger Unit
- L0 Level 0 Trigger

IRODALOMJEGYZÉK

- L1 Level 1 Trigger
- L2 Level 2 Trigger
- HLT High Level Trigger
- **DDL** Detector Data Link
- RORC Read Out Receiver Card
- ${\bf FEE}$ Front-End Electronics
- **DMA** Direct Memory Acces
- ${\bf RAM}\,$ Random Access Memory
- FPGA Field Programmable Gate Array
- **TTCrq** Trigger, Timing and Clock receiver and QLL
- ${\bf GND}\ {\bf Ground}$
- **ASIC** Application Specific Integrated Circuit
- LDO Low-Dropout Regulator
- **TID** Total Ionizing Dose
- **LET** Linear Energy Transfer
- ${\bf PF}\,$ Particle Flux
- **SEU** Single Event Upset
- **SEL** Single Event Latch Up

Ábrák jegyzéke

1.1.	Az ALICE kísérlet [2]	9
1.2.	Egy HPTD modul CCC kamráinak sematikus elrendezése	13
2.1.	Az adatgyűjtő rendszer fontosabb egységei	16
3.1.	A Front-end áramkör (FEE) rendszer szintű elrendezése	18
3.2.	A Front-end áramkör funkcionális rendszerterve	19
3.3.	A SIU (Source Interface Unit) fizikai interfésze front-end oldalon	22
3.4.	A TTCrq (Trigger, Timing and Clock) fizikai interfésze front-end ol-	
	dalon	23
4.1.	A tápáramkör elvi felépítése	25
4.2.	A trigger rendszer elvi felépítése	29
4.3.	Galvanikus leválasztás	31
4.4.	Kapcsolat a külső oszcillátor valamint a ProASIC3E A3PE600 típusú	
	FPGA között	38
4.5.	Az alkalmazott hullámimpedanciás illesztés topológiák: (a) soros il-	
	lesztés; (b) párhuzamos RC illesztés.	42
4.6.	A jelterjedés idejének kiegyenlítése párhuzamos buszok esetére	44
4.7.	A front-end elektronika csatlakozóinak elrendezése (nem méretará-	
	nyos ábrázolás): (a) – nyugati oldal, (b) – északi oldal, (c) – keleti ol-	
	dal, (\mathbf{d}) – déli oldal	47
5.1.	Rögzítőfuratok elrendezése	57
5.2.	Az FEE, SIU és TTCrq áramkörök méretei.	58
5.3.	A front-end elektronika csatlakozóinak elrendezése (nem méretará-	
	nyos ábrázolás): (a) – detektor oldali csatlakozás, (b) – felülnézet, (c) –	
	trigger és adatgyűjtő rendszer oldali csatlakozás	62

Táblázatok jegyzéke

4.1.	Nagyságrendi becslés az egyes áramköri elemek fogyasztására. Az ér-	
	tékek meghatározása során figyelembe vettem a kapcsolóüzemű sta-	
	bilizátorok hatásfokát. Az FPGA-ra vonatkozó értékek a gyártó által	
	közzétett kalkulátor segítségével lettek kiértékelve, melynek eredmé-	
	nyét [12]-ben ismertetett firmware esetére annak szerzője határozott	
	meg	28
4.2.	A 10 évre integrált sugárterhelés az egyes aldetektoroknál [14]. $$	
	${\rm Az}$ eredeti forrásban a VHMPID-re vonatkozó adatok nem szerepeltek. A VHM-	
	PID hozzávetőlegesen azonos távolságra lesz elhelyezve, mint a HMPID detek-	
	tor, így az elektronikákkal szemben támasztott követelmények is megegyeznek. A	
	HPTD detektor közvetlen a VHMPID körül helyezkedik el, így azonos környezeti	
	terhelésnek lesz kitéve	34
4.3.	A nyomtatott huzalozású lemez rétegrendje	41
4.4.	Felharmonikusok számítása tiszta négyszögjel esetére. A λ (hullám-	
	hossz) paraméter meghatározásánál a jel terjedési sebességének réz-	
	vezeték esetére ismert mérőszámát alkalmaztuk: v_0=2·10^8 m/s	45
4.5.	A front-end elektronika fizikai paraméterei	46
5.1.	P11 - Detektor oldali csatlakozás.	59
5.2.	P13 - JTAG programozó interfész	59
5.3.	P2 - Az impulzus kimenet forrásának kiválasztása	60
5.4.	P3 - Az impulzus kimenet forrásának kiválasztása	60
5.5.	P5 - L0 trigger bemenet	60
5.6.	P8 - Foglalt jelzés kimenet	60
5.7.	P10 - Tápfeszültség csatlakozó.	61
5.8.	P9 - Tápfeszültség engedélyező áramkör	61
5.9.	Tápfeszültség visszajelzés	61

Függelék

(A) A front-end elektronika rögzítése



	Q	1 - 2 - 3 - 4	2.00mm
		5 - 6	2.54mm
		7 - 8 - 9	3.00mm

5.1. ábra. Rögzítőfuratok elrendezése.

(B) Az FEE, SIU és TTCrq áramkörök méretei.



5.2. ábra. Az FEE, SIU és TTCrq áramkörök méretei.

(C) Csatlakozók lábkiosztása és jumper pozíciók megnevezése



Pin	Megnev.	Pin	Megnev.	Pin	Megnev.	Pin	Megnev.
1	Impulzus 1	9	Impulzus2	17	Impulzus3	25	Impulzus4
2	Adat 1	10	Adat 6	18	Adat 11	26	Adat 16
3	Adat 2	11	Adat 7	19	Adat 12	27	Adat 17
4	Adat 3	12	Adat 8	20	Adat 13	28	Adat 18
5	Adat 4	13	Adat 9	21	Adat 14	29	Adat 19
6	Adat 5	14	Adat 10	22	Adat 15	30	Adat 20
7	Föld	15	Föld	23	Föld	31	Föld
8	Órajel 1	16	Órajel 2	24	Órajel 3	32	Órajel 4

5.1. táblázat. P11 - Detektor oldali csatlakozás.



Pin	Megnevezés	Pin	Megnevezés
1	GND	2	TCK
3	N.C.	4	TDO
5	VJTAG	6	TMS
7	$\mathrm{TRST}/$	8	VPUMP
9	GND	10	TDI

5.2. táblázat. P13 - JTAG programozó interfész.



Pin	Megnevezés	Pin	Megnevezés
1	H5V	2	Impulzus kimenet
3	Labor trigger jel	4	Impulzus kimenet

5.3. táblázat. P2 - Az impulzus kimenet forrásának kiválasztása.

Pin	Megnevezés	Pin	Megnevezés
1	FPGA impulzus kimenet	2	Impulzus kimenet
3	H5V	4	Impulzus kimenet

5.4. táblázat. P3 - Az impulzus kimenet forrásának kiválasztása.



_Pin	Megnevezés
1	L0+
2	L0-

5.5. táblázat. P5 - L0 trigger bemenet.

Pin	Megnevezés
1	Foglalt+
2	Foglalt-

5.6. táblázat. P8 - Foglalt jelzés kimenet.

(D) Tápfeszültség csatlakozó és LED visszajelzés



Pin	Megnevezés
1	+12V
2	GND

5.7. táblázat. P10 - Tápfeszültség csatlakozó.



5.8. táblázat. P9 - Tápfeszültség engedélyező áramkör.



Pin	Megnevezés
D4	SIU 3.3V
D5	$5\mathrm{V}$
D6	$3.3\mathrm{V}$
D7	$1.5\mathrm{V}$

5.9. táblázat. Tápfeszültség visszajelzés.

(E) Telepítés



5.3. ábra. A front-end elektronika csatlakozóinak elrendezése (nem méretarányos ábrázolás): (a) – detektor oldali csatlakozás, (b) – felülnézet, (c) – trigger és adatgyűjtő rendszer oldali csatlakozás

- (F) Sematikus rajzok
- (F1) Detektor oldali meghajtó áramkör
- (F2) Labor trigger részáramkör
- (F3) FPGA és SIU áramkör
- (F4) Lx trigger interfész
- (F5) Tápáramkör
- (F6) PCB beültetési rajz (felülnézet)
- (F7) PCB beültetési rajz (alulnézet)
- (F8) PCB réteg (bottom)
- (F9) PCB réteg (power)
- (F10) PCB réteg (ground)
- (F11) PCB réteg (top)
- (F12) Beültetési lista




















Megnevezés	Leírás	Azonosító	Darabszám	Rend. Szám	Ár/db	Forg.	Egyéb
WE TPC 744066330	Inductor	L2	1	2082586	409.95	farnell	
WE TPC 744066150	Inductor	L1, L3	2	2082583	409.95	farnell	
TXC-TD40.000MBA	TXC-TD40.000MCD oscillator	TXC1	1	1842042	8016	farnell	
TES 2N 1211	Isolated DCDC	U10	1	1007055	4883	farnell	
Switch	Power Switch	S1	1	[45-04-35]	55.83	lomex	
SN74HCT244DW	Octal Buffer and Line Driver with 3-State Outputs	U3, U11, U14, U17	4	9591893	177,8	farnell	
SN74HCT00D	Quadruple 2-Input Positive-NAND Gate	U2	1	9591737	83,44	farnell	
R0805_976	Resistor	R11	1	1575789	20,32	farnell	
R0805_750	Resistor	R19	1	2073841	2,54	farnell	
R0805_500	Resistor	R18	1	2073798	2,54	farnell	
R0805_330	Resistor	R20, R21, R54, R55, R56	5	2074441	3,27	farnell	
R0805_200	Resistor	R48	1	2073681	3,27	farnell	
R0805_165	Resistor	R7, R9	2	2138860RL	2,18	farnell	
R0805_140	Resistor	R8	1	2073641	3,27	farnell	
R0805_120K	Resistor	R13, R15	2	2073627	3,27	farnell	
R0805_97R6	Resistor	R3, R22, R23, R24, R25, R26, R27, R28, R29, R30, R31, R32, R33, R34, R35, R36, R37, R38, R39, R40, R41	21	2138842	2,18	farnell	
R0805_100	Resistor	R5, R6, R10	3	2073610	2,54	farnell	
R0805_50	Resistor	R4	1	2073792	3,27	farnell	
R0805_45K	Resistor	R17	1	2073774	3,27	farnell	
R0805_66	Resistor	R43, R44, R45, R46	4	2138822RI	2,18	farnell	66.5ohm
R0805_5K	Resistor	R1	1	2073801	2,54	farnell	
R0805_4K7	Resistor	R42	1	2073784	2,54	farnell	
R0805_1K54	Resistor	R12	1	2138935RL	2,18	farnell	
R0805_1K5	Resistor	R2	1	2073648	2,54	farnell	
R0805_1K	Resistor	R14, R16	2	2073611	2,54	farnell	
R0805_1K	Resistor	R49, R50	2	2073611	2,54	farnell	
R0805_0	Resistor	R47, R51, R52, R53	4	2073603	2,54	farnell	
PWR2.5	Low Voltage Power	P10	1	1854512	507	farnell	
PMEG2010EH 1A, 20V	Schottky Diode	D2, D3	2	1510675RL	25,03	farnell	
NB3L553	NB3L553 clock buffer	U20	1	2101848	526	farnell	
Multifuse 1000mA	Fuse	F1	1	9350128	12,35	farnell	
мсх	RF Coaxial PCB Connector, MCX; Thru- Hole, Right-Angle Mount Socket, Blunt Post Terminal, 50 Ohm Impedance	P1	1	4194421	1631	farnell	
M74HC123AM1R	Dual Retriggerable	U1	1	1085332	13,86	farnell	

Megnevezés	Leírás	Azonosító	Darabszám	Rend. Szám	Ár/db	Forg.	Egyéb
LT1963-3.3	1.2MHz Inverting	U7	1	1273628	1284	farnell	
	Current Mode DC/DC						
LT1963-1.5	1.2MHz Inverting	U9	1	2254863	983	farnell	
111000 110	Current Mode DC/DC		-		500	i di ficili	
	Converter						
Low_ESR_120u	Polarized Capacitor	C16, C23	2	[91-00-93]	43,43	lomex	220uF
Low_ESR/HighQ_100p	Capacitor	C54	1	1885450	126	farnell	25db
Low_ESR/HighQ_10n	Capacitor	C14, C22	2	2147292	28,66	farnell	
Low_ESR/HighQ_1u	Capacitor	C53	1	1759429	4,35	farnell	X7R
LM22670-ADJ	LM22670	U6	1	1679656	1621	farnell	
LM22670-5	LM22670	U8	1	1679655RL	1657	farnell	
LEMO	LEMO	P5, P8	2	4315250	5362	farnell	
LED	Typical GREEN LED	D4, D5, D6, D7, D8, D9. D10	7	1466000RL	52,61	farnell	
Header 25X2	Header, 25-Pin, Dual row, Female	P6, P7	2	[43-07-70]	945,13	lomex	7mm, 2x50 tördelhető
Header 13X2	Header, 13-Pin, Dual row, Female	Р4	1	[43-07-70]	-	farnell	
Header 5X2	Header, 5-Pin, Dual row	P13	1	[43-11-82]	95,21	lomex	2x40 tördelhető
Header 2X2	Header, 2-Pin, Dual row	P2, P3, P9	3	[43-11-82]	-	farnell	
Ethernet connector	4 port	P11	1	2215318	1034	farnell	
Electrolit_10u	Polarized Capacitor (Radial)	C10, C11, C15, C19, C20, C26, C27, C28, C30, C31	10	97-00-27	16,77	ret	
Electrolit_1u	Polarized Capacitor (Radial)	C17	1	97-00-23	7,17	farnell	
DS90LV012ATMF	3V LVDS Single CMOS Differential Line Receiver	U4	1	1468993RL	297,5	farnell	
DS90LV011ATMF	Single High Speed Differential Driver	U5	1	2101237	235,81	farnell	
CMC64 IEEE1386	CMC64 IEEE1386	P12	1	1394501	1208	farnell	
CMC64 IEEE1386	CMC64 IEEE1386	P14	1	1394501	1208	farnell	
Cap_120p	Capacitor	C2	1	1759204	3,27	farnell	
Cap_45p	Capacitor	C33, C34, C35, C36, C37, C38, C39, C40, C41, C42, C43, C44, C45, C46, C47, C48, C49, C50, C51, C52	20	1759199	2,9	farnell	47pF
Cap_100p	Capacitor	C3, C4	2	1759203RL	2,9	farnell	
Cap_100n	Capacitor	C5, C6, C7, C8, C9, C12, C13, C73, C74	9	1759144RL	2,54	farnell	
Cap_12p	Capacitor	C1	1	1759192RL	2,9	farnell	
Cap_10n	Capacitor	C18, C21, C24, C25, C29, C32, C55, C56, C57, C58, C59, C60, C61, C62, C63, C64, C65, C66, C67, C68, C69, C70, C71, C72	24	1759246RL	2,54	farnell	
BC846B NPN (betha = 200)	NPN General Purpose Amplifier	Q2	1	1081229	9,8	farnell	

Megnevezés	Leírás	Azonosító	Darabszám	Rend. Szám	Ár/db	Forg.	Egyéb
ACML-7410	ACML-7410	U19	1	1897164	3914	farnell	
ACML-7400	ACML-7400	U12, U13, U15, U16, U18	5	1897163	3914	farnell	
A3PE600-1PQ208	ProASIC3E Flash Family FPGA, 147 User IOs, 600K System Gates, 108 Kbits RAM, 1 Kbit FlashROM, 2 PLLs, 208-Pin PQFP, Commercial Grade	U21	1	-	55.65 USD	local ditributor	
10K_TRIMMER		t1	1	08_01_46	158,43	farnell	
5K_TRIMMER		t2	1	08_02_08	155,91	ret	
2N7002	N-channel Enhancement Mode Field-effect Transistor	Q1	1	1510761RL	10,52	farnell	